

[12] 发明专利申请公开说明书

[21] 申请号 00100503.0

[43]公开日 2000年8月16日

[11]公开号 CN 1263332A

[22]申请日 2000.1.18 [21]申请号 00100503.0

[30]优先权

[32]1999.1.18 [33]JP [31]9932/1999

[32]1999.3.12 [33]JP [31]66679/1999

[32]1999.8.20 [33]JP [31]234716/1999

[71]申请人 先锋株式会社

地址 日本东京

[72]发明人 重田哲也 望月 育

铃木雅博 三枝信彦

[74]专利代理机构 永新专利商标代理有限公司

代理人 韩 宏

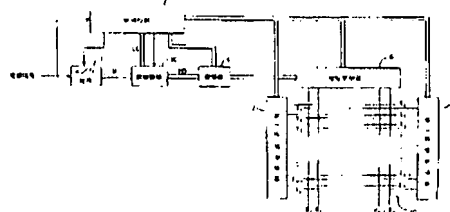
权利要求书 11 页 说明书 55 页 附图页数 54 页

[54]发明名称 驱动等离子显示面板的方法

[57]摘要

本发明的目的在于提供一种用于驱动一等离子显示面板的方法,其中与在用于各自扫描线的被配置成一阵列的多个行电极和与所述行电极正交的被配置成一阵列的多个列电极之间的各个正交处的像素相对应地形成若干放电单元,该方法包括有步骤:

在形成一场的一显示周期的N个子场的各个中,执行一像素数据写步骤,用于响应于像素数据将所述放电单元设置成不发光单元或发光单元中任一种;和一发光持续步骤,用于仅使所述发光单元在分别对应于分配给所述子场的各权重的一发光周期期间发光,其中各所述子场的所述发光持续步骤中的所述发光周期被逐场或逐帧地改变。



ISSN 1000-8424

权 利 要 求 书

1、一种用于驱动一等离子显示面板的方法，其中与在用于各自扫描线的被配置成一阵列的多个行电极和与所述行电极正交的被配置成一阵列的多个列电极之间的各个正交处的像素相对应地形成若干放电单元，该方法包括有步骤：

在形成一场的一显示周期的 N 个子场的各个中，执行一像素数据写步骤，用于响应于像素数据将所述放电单元设置成不发光单元或发光单元中任一种；和一发光持续步骤，用于仅使所述发光单元在分别对应于分配给所述子场的各权重的一发光周期期间发光，其中各所述子场的所述发光持续步骤中的所述发光周期被逐场地或逐帧地改变。

2、根据权利要求 1 的用于驱动一等离子显示面板的方法，其中各所述子场的所述发光持续步骤中的所述发光周期在所述等离子显示面板的各行之间被改变。

3、根据权利要求 1 的用于驱动一等离子显示面板的方法，还包括以下步骤：

执行一复位处理，用于在一场的所述显示周期期间仅在所述子场的头部中将所有所述放电单元复位至发光单元或不发光单元中的任一种状态，且

仅在任一所述子场的所述像素数据写步骤中响应于像素数据，将所述放电单元设置成不发光单元或发光单元中的任一种。

4、根据权利要求 3 的用于驱动一等离子显示面板的方法，还包括以下步骤：

在所述复位处理中将所述所有放电单元复位至所述发光单元的状态，且

在所述像素数据写步骤中通过响应于所述像素数据选择地消除

一放电所述放电单元，将所述放电单元设置成所述不发光单元。

5、根据权利要求4的用于驱动一等离子显示面板的方法，其中，
仅在从一场的所述显示周期的头部起接连的所述 n ($n=0$ 至 N) 个各自的子场的所述发光持续步骤中，

所述发光单元被使得可发光以执行 $N+1$ 级半色调的一驱动。

6、根据权利要求5的用于驱动一等离子显示面板的方法，其中，
在所述一场中配置的各自子场中，负责于低亮度发光的子场数大于负责于高亮度发光的子场数。

7、根据权利要求3的用于驱动一等离子显示面板的方法，还包括以下步骤：

在所述复位处理中将所述所有放电单元复位至所述发光单元的状态，且

在所述像素数据写步骤中通过响应于所述像素数据选择地写一放电所述放电单元，将所述放电单元设置成所述发光单元。

8、根据权利要求7的用于驱动一等离子显示面板的方法，其中，
仅在从一场的所述显示周期的最后起接连的所述 n ($n=0$ 至 N) 个各自的子场的所述发光持续步骤中，

所述发光单元被使得可发光以执行 $N+1$ 级半色调的驱动。

9、根据权利要求8的用于驱动一等离子显示面板的方法，其中，
在所述一场中配置的各自子场中，负责于低亮度发光的子场数大于负责于高亮度发光的子场数。

10、根据权利要求1的用于驱动一等离子显示面板的方法，还包括以下步骤：

执行一复位处理，用于在一场的所述显示周期期间仅在头部中将所有所述放电单元复位至发光单元或不发光单元中的任一种状态，及

在所述子场的任一子场的所述像素数据写步骤中将一第一像素

数据脉冲施加给所述列电极，该第一像素数据脉冲生成一放电，用于将所述放电单元设置成所述不发光单元或所述发光单元，且在紧其后出现的所述子场的所述像素数据写步骤中，将与所述像素数据脉冲相同的一第二像素数据脉冲施加给所述列电极。

11、根据权利要求 1 的用于驱动一等离子显示面板的方法，还包括以下步骤：

消除处理，用于在一场的所述显示周期期间，仅在所述的最后的子场将所有的放电单元改变成不发光单元。

12、根据权利要求 1 的用于驱动一等离子显示面板的方法，其中，

仅在从一场的所述显示周期的头部起接连的所述 n ($n=0$ 至 N) 个各自的子场的所述发光持续步骤中，

所述发光单元被使得可发光以执行 $N+1$ 级半色调的驱动。

13、根据权利要求 1 的用于驱动一等离子显示面板的方法，其中，

仅在从一场的所述显示周期的最后起接连的所述 n ($n=0$ 至 N) 个各自的子场的所述发光持续步骤中，

所述发光单元被使得可发光以执行 $N+1$ 级半色调的驱动。

14、根据权利要求 1 的用于驱动一等离子显示面板的方法，其中所述各自子场的所述发光持续步骤的所述发光周期的比例被非线性地设置，从而对输入像素数据的非线性显示特性进行补偿。

15、根据权利要求 14 的用于驱动一等离子显示面板的方法，其中所述非线性显示特性是伽马特性。

16、根据权利要求 1 的用于驱动一等离子显示面板的方法，其中多级灰度处理被施加给所述输入像素数据。

17、根据权利要求 16 的用于驱动一等离子显示面板的方法，其中所述多级灰度处理是一误差扩散处理和/或抖颤处理。

18、根据权利要求 16 的用于驱动一等离子显示面板的方法，其中在所述多级灰度处理被实现之前，所述输入像素数据被转换以在一位边界被分离成所述多级灰度处理所要求的一上部位组和一下部位组。

19、根据权利要求 1 的用于驱动一等离子显示面板的方法，其中所述一场中的发光驱动的开始定时在具有各自所述子场的所述发光持续步骤中所述不同的发光周期的一场中不同。

20、根据权利要求 1 的用于驱动一等离子显示面板的方法，其中所述子场的所述像素数据写步骤的时间长度在各自所述子场的所述发光持续步骤中的具有所述不同的发光周期的一场中不同。

21、一种用于驱动一等离子显示面板的方法，其中与在用于各自扫描线的被配置成一阵列的多个行电极和与所述行电极正交的被配置成一阵列的多个列电极之间的各个正交处的像素相对应地形成若干放电单元，该方法包括有步骤：

将一场的一显示周期划分成 N 个子场，

在所述各自 N 个子场中，执行一像素数据写步骤，用于响应于像素数据将所述放电单元设置成不发光单元或发光单元中任一种；和一发光持续步骤，用于仅使所述发光单元仅在对应于分配给所述各个子场的权重的一发光周期期间发光，及

在所述等离子显示面板中逐行地在所述各自子场的所述发光持续步骤中改变所述发光周期。

22、一种用于驱动一等离子显示面板的方法，其中与在用于各自扫描线的被配置成一阵列的多个行电极和与所述行电极正交的被配置成一阵列的多个列电极之间的各个正交处的像素相对应地形成若干放电单元，该方法具有一发光驱动序列，该方法包括有步骤：

执行像素数据写步骤，用于在构成一单位显示周期的 N (N 为一自然数) 个划分的显示周期的各个中，响应于通过在各所述划分

的显示周期中对输入视频信号施加多级灰度处理而获得的 N 位显示驱动像素数据，将所述放电单元设置成不发光单元或发光单元中任一种；并执行一发光持续步骤，用于仅使所述发光单元可发光对应于分别分配给所述划分的显示周期的各权重的次数，

其中所述发光驱动序列包括通过在所述各单位显示周期的间隔，交替在所述各自 N 个划分的显示周期的所述发光持续周期中具有相互不同的发光次数比的第一和第二发光驱动序列而待被实现的一第一驱动图形，和通过在所述各单位显示周期的间隔，交替在所述各自 N 个划分的显示周期的所述发光持续周期中具有相互不同的发光次数比的第三和第四发光驱动序列而待被实现的一第二驱动图形，及

所述第一驱动图形和所述第二驱动图形根据所述输入视频信号的类型而被选择地执行。

23、根据权利要求 22 的用于驱动一等离子显示面板的方法，其中所述输入视频信号是一用于一个人计算机的视频信号或一 TV 信号。

24、根据权利要求 22 的用于驱动一等离子显示面板的方法，其中所述单位显示周期是所述输入视频信号的一场或一帧显示周期。

25、根据权利要求 22 的用于驱动一等离子显示面板的方法，其中当实现所述第二发光驱动序列时，通过实现所述第一发光驱动序列所获得的各自灰度亮度点的亮度级与通过所述多级灰度处理所获得的各自灰度亮度点的亮度级一致，而当实现所述第四发光驱动序列时，通过实现所述第三发光驱动序列所获得的各自灰度亮度点的亮度级与通过所述多级灰度处理所获得的各自灰度亮度点的亮度级不同。

26、根据权利要求 22 的用于驱动一等离子显示面板的方法，其中所述各自划分的显示周期的所述发光持续步骤的发光次数的比例

被非线性地设置，从而对所述输入视频信号的非线性显示特性进行补偿。

27、根据权利要求 26 的用于驱动一等离子显示面板的方法，其中所述非线性显示特性是伽马特性。

28、根据权利要求 26 的用于驱动一等离子显示面板的方法，其中在所述输入视频信号的所述非线性显示特性被补偿之前，所述多级灰度处理被实现。

29、根据权利要求 22 的用于驱动一等离子显示面板的方法，其中所述多级灰度处理包括一误差扩散处理和/或抖颤处理，并在各所述单位显示周期改变所述抖颤处理的抖颤系数。

30、根据权利要求 22 的用于驱动一等离子显示面板的方法，其中在所述多级灰度处理被实现之前，对应于所述输入视频信号的像素数据在一位边界被分离成所述多级灰度处理所要求的一上部位组和一下部位组。

31、根据权利要求 22 的用于驱动一等离子显示面板的方法，还包括有步骤：

执行一复位处理，用于在所述单位显示周期期间仅在所述划分的显示周期的头部中将所有所述放电单元复位至发光单元或不发光单元中的任一种状态，及

仅在所述划分的显示周期中的任一的所述像素数据写步骤中响应于所述显示驱动像素数据，将所述放电单元设置成不发光单元或发光单元的任一种状态。

32、根据权利要求 31 的用于驱动一等离子显示面板的方法，其中设置一消除处理，在该消除处理中，在所述单位显示周期期间仅在所述划分的显示周期的最后周期，所有的所述放电单元被从不发光单元的状态改变成发光单元的状态。

33、根据权利要求 31 的用于驱动一等离子显示面板的方法，还

包括有步骤：

在所述复位处理中将所述所有放电单元复位至所述发光单元的状态，且

在所述像素数据写步骤中通过响应于所述显示驱动像素数据选择地消除一放电所述放电单元，将所述放电单元设置成所述不发光单元。

34、根据权利要求 33 的用于驱动一等离子显示面板的方法，其中，仅在从所述单位显示周期的头部起接连的所述划分的显示周期的各自 n ($n=0$ 至 N) 个周期的所述发光持续步骤中，

所述发光单元被使得可发光以执行 $N+1$ 级半色调的一驱动。

35、根据权利要求 34 的用于驱动一等离子显示面板的方法，其中，在所述单位显示周期中配置的所述各自划分的显示周期中，负责于低亮度发光的划分的显示周期数大于负责于高亮度发光的划分的显示周期数。

36、根据权利要求 31 的用于驱动一等离子显示面板的方法，还包括以下步骤：

在所述复位处理中将所述所有放电单元复位至所述不发光单元的状态，且

在所述像素数据写步骤中通过响应于所述显示驱动像素数据选择地写一放电所述放电单元，将所述放电单元设置成所述发光单元。

37、根据权利要求 36 的用于驱动一等离子显示面板的方法，其中，仅在从所述单位显示周期的最后起接连的所述划分的显示周期的各自 n ($n=0$ 至 N) 个周期的所述发光持续步骤中，

所述发光单元被使得可发光以执行 $N+1$ 级半色调的驱动。

38、根据权利要求 37 的用于驱动一等离子显示面板的方法，其中，在所述单位显示周期中配置的各自划分的显示周期中，负责于低亮度发光的划分的显示周期数大于负责于高亮度发光的划分的显

示周期数。

39、根据权利要求 22 的用于驱动一等离子显示面板的方法，还包括以下步骤：

执行一复位处理，用于在所述单位显示周期期间仅在所述划分的显示周期的头部中将所有所述放电单元复位至发光单元或不发光单元中的任一种状态，及

在所述划分的显示周期的任一划分的显示周期的所述像素数据写步骤中响应于所述显示驱动像素数据将一第一像素数据脉冲施加给所述列电极，该第一像素数据脉冲生成一放电，用于将所述放电单元设置成所述不发光单元或所述发光单元，且

在紧其后出现的所述划分的显示周期中任一的所述像素数据写步骤中，将与所述第一像素数据脉冲相同的一第二像素数据脉冲施加给所述列电极。

40、根据权利要求 22 的用于驱动一等离子显示面板的方法，还包括以下步骤：

在所述复位处理中将所述所有放电单元复位至所述发光单元的状态，且

在所述像素数据写步骤中通过响应于所述显示驱动像素数据选择地消除一放电所述放电单元，将所述放电单元设置成所述不发光单元。

41、根据权利要求 40 的用于驱动一等离子显示面板的方法，其中，仅在从所述单位显示周期的头部起接连的所述划分的显示周期的各自 n ($n=0$ 至 N) 个周期的所述发光持续步骤中，

所述发光单元被使得可发光以执行 $N+1$ 级半色调的驱动。

42、根据权利要求 41 的用于驱动一等离子显示面板的方法，其中，在所述单位显示周期中配置的所述各自划分的显示周期中，负责于低亮度发光的划分的显示周期数大于负责于高亮度发光的划分

的显示周期数。

43、根据权利要求 22 的用于驱动一等离子显示面板的方法，还包括以下步骤：

在所述复位处理中将所述所有放电单元复位至所述不发光单元的状态，且

在所述像素数据写步骤中通过响应于所述显示驱动像素数据选择地写一放电所述放电单元，将所述放电单元设置成所述发光单元。

44、根据权利要求 43 的用于驱动一等离子显示面板的方法，其中，仅在从所述单位显示周期的最后起接连的所述划分的显示周期的各自 n ($n=0$ 至 N) 个周期的所述发光持续步骤中，

所述发光单元被使得可发光以执行 $N+1$ 级半色调的驱动。

45、根据权利要求 44 的用于驱动一等离子显示面板的方法，其中，在所述单位显示周期中配置的各自划分的显示周期中，负责于低亮度发光的划分的显示周期数大于负责于高亮度发光的划分的显示周期数。

46、一种用于驱动一等离子显示面板的方法，其中与在用于各自扫描线的被配置成一阵列的多个行电极和与所述行电极正交的被配置成一阵列的多个列电极之间的各个正交处的像素相对应地形成若干放电单元，该方法具有一发光驱动序列，该方法包括有步骤：

执行像素数据写步骤，用于在构成一单位显示周期的 N (N 为一自然数) 个划分的显示周期的各个中，响应于通过在各所述划分的显示周期中对输入视频信号施加多级灰度处理而获得的 N 位显示驱动像素数据，将所述放电单元设置成不发光单元或发光单元中任一种；并执行一发光持续步骤，用于仅使所述发光单元可发光对应于分配给所述各自划分的显示周期的各权重的次数，

其中所述发光驱动序列包括在各所述 N 个划分的显示周期的所述发光持续周期中具有相互不同的发光次数比的第一和第二发光驱

动序列，及

当所述第二发光驱动序列被实现时，通过实现所述第一发光驱动序列所获得的各自灰度亮度点的亮度级与通过所述多级灰度处理所获得的各自灰度亮度点的亮度级一致。

47、根据权利要求 46 的用于驱动一等离子显示面板的方法，其中所述输入视频信号是一 TV 信号。

48、根据权利要求 46 的用于驱动一等离子显示面板的方法，其中所述单位显示周期是所述输入视频信号的一场或一帧显示周期。

49、一种用于驱动一等离子显示面板的方法，其中与在用于各自扫描线的被配置成一阵列的多个行电极和与所述行电极正交的被配置成一阵列的多个列电极之间的各个正交处的像素相对应地形成若干放电单元，该方法具有一发光驱动序列，该方法包括有步骤：

执行像素数据写步骤，用于在构成一单位显示周期的 N (N 为一自然数) 个划分的显示周期的各个中，响应于通过在各所述划分的显示周期中对输入视频信号施加多级灰度处理而获得的 N 位显示驱动像素数据，将所述放电单元设置成不发光单元或发光单元中任一种；并

执行一发光持续步骤，用于仅使所述发光单元可发光对应于分别分配给所述划分的显示周期的各权重的次数，

其中所述发光驱动序列包括在各所述 N 个划分的显示周期的所述发光持续周期中具有相互不同的发光次数比的第一和第二发光驱动序列，及

当所述第二发光驱动序列被实现时，通过实现所述第一发光驱动序列所获得的各自灰度亮度点的亮度级与通过所述多级灰度处理所获得的各自灰度亮度点的亮度级不同。

50、根据权利要求 49 的用于驱动一等离子显示面板的方法，其中所述输入视频信号是来自个人计算机的一视频信号。

51、根据权利要求 49 的用于驱动一等离子显示面板的方法，其中所述单位显示周期是所述输入视频信号的一场或一帧显示周期。

说明书

驱动等离子显示面板的方法

本发明涉及一种驱动一种采用矩阵显示方案的等离子显示面板（以下称为“PDP”）的方法。

作为一种采用这样一矩阵显示方案的 PDP，已知的是 AC（交流放电）型 PDP。

该 AC 型 PDP 包括多个列电极（地址电极）和与这些列电极正交的多个行电极，且一对行电极形成一扫描线。这些行和列电极中的各个被涂覆有暴露给一放电空间的介电层，且一行电极和一系列电极的正交确定了对应于像素的一放电单元。

具有这一结构，PDP 通过放电现象进行工作且因此上述放电单元仅具有两种状态，即“发光状态”和“不发光状态”。因此，为了用这样一 PDP 实现一半色调的亮度显示，采用一子场方法。根据该子场方法，一场的显示周期被划分成 N 个子场。然后，各子场被分配一发光周期（发光数），该发光周期具有对应于用于发光的被分配给像素数据（N 位）的各位数字的权重的一段时间。

例如，如图 1 所示，在一场周期被划分成 6 个子场周期，SF1 至 SF6 的情况下，通过以下的发光周期比例发射光。即

SF1: 1

SF2: 2

SF3: 4

SF4: 8

SF5: 16

SF6: 32

如图 1 所示，当该放电单元将在亮度“32”发光时，子场 SF1

至 SF6 中仅 SF6 被使发光。另一方面，对于在亮度“31”的发光，除子场 SF6 以外的子场 SF1 至 SF5 被使发光。这实现了 64 级半色调的亮度表示。

如从图 1 中显见，子场数可被增大以增大半色调的级数。

然而，要求一像素数据写步骤，用于选择一子场内的发光单元。这样，子场数的增大将导致应在一场内被执行的像素数据写步骤的重复数的增大。这导致被分配给一场周期内的发光周期的时间（发光持续步骤的时间长度）变得相对短，从而导致亮度降低。

因此，需要对视频信号自身以一特定的方式执行多级灰度处理以使通过 PDP 实现例如电视视频图象显示的视频显示。例如，作为用于多级灰度处理的方案，误差扩散处理是众所周知的。该误差扩散处理是这样一种方法：将对应于一像素（一放电单元）的像素数据和一预定阈值之间的误差加至对应于一周边像素的像素数据以使以一视在方式增大半色调的级数。

然而，半色调的级数越少，误差扩散的图形（pattern）变得越明显，从而表现出 S/N 比减小的问题。

本发明意欲解决上述问题。本发明的目的在于提供一种驱动等离子显示面板的方法，可提供改善的显示质量和改善的灰度表示。

根据本发明的用于驱动等离子显示面板的方法是这样一种方法，其中形成对应于在多个行电极和多个列电极之间的各个正交处的像素的放电单元，所述多个行电极被配置成用于各条扫描线的一阵列且所述多个列电极被配置成与所述行电极正交的一阵列。该方法包括有步骤：在构成一场的一显示周期的 N（N 为一自然数）个子场的各个中，执行一像素数据写步骤，响应于像素数据将所述放电单元设置成不发光单元或发光单元中的任一种；及执行一发光持续步骤，仅使发光单元仅在对应于分别被分配给所述子场的各权重的一发光周期期间发光，其中这些子场的各个中的发光持续步骤内

的发光周期被逐场或逐帧地改变。

根据本发明的另一方面的用于驱动等离子显示面板的方法是这样一种方法，其中形成对应于在多个行电极和多个列电极之间的各个正交处的像素的放电单元，所述多个行电极被配置成用于各条扫描线的一阵列且所述多个列电极被配置成与所述行电极正交的一阵列。该方法具有一发光驱动序列：执行一像素数据写步骤的，用于在构成一单位显示周期的 N (N 为一自然数) 个划分的显示周期的各个中，响应于通过在各自被划分的显示周期内对输入视频信号施加多级灰度处理所获得的 N 位显示驱动像素数据，将各自放电单元设置成不发光单元或发光单元中的任一种；及执行一发光持续步骤，用于仅使所述发光单元发光对应于分别被分配给所述各自划分的显示周期的权重的次数，该发光驱动序列包括通过在该单位显示周期的间隔，交替第一和第二发光驱动序列所实现的第一驱动图形，该第一和第二发光驱动序列在该 N 个划分的显示周期的各个的发光持续步骤中具有相互不同的发光次数比；和通过在该单位显示周期的间隔，交替第三和第四发光驱动序列所实现的第二驱动图形，该第三和第四发光驱动序列在该 N 个划分的显示周期的各个的发光持续步骤中具有所述相互不同的发光次数比。根据所述输入视频信号的类型选择地执行该第一驱动图形和第二驱动图形。

图 1 是用于实现具有 64 级半色调的显示的一常规的发光驱动格式的视图。

图 2 是根据本发明的驱动方法的用于驱动一等离子显示面板的一等离子显示装置的总体结构视图。

图 3 是待被施加给 PDP10 的各种驱动脉冲的一施加定时的一例子的视图。

图 4A 和 4B 是根据本发明的驱动方法的一发光驱动格式的视图。

图 5 是根据图 4A 和 4B 中所示的发光驱动格式待被执行的一发光驱动的图形的一例子的视图。

图 6 是一数据转换器 30 的内部构成的视图。

图 7 是一 ABL 电路 31 的内部构成的视图。

图 8 是数据转换器 312 的转换特性示意图。

图 9A 和 9B 是在各子场被执行的发光周期和亮度模式之间的对应性的示意图。

图 10 是第一数据转换器 32 的内部构成的视图。

图 11 是第一数据转换器 32 的第一转换特性示意图。

图 12 是第一数据转换器 32 的第二转换特性示意图。

图 13 是根据图 11 和 12 中所示的转换特性的一转换表。

图 14 是根据图 11 和 12 中所示的转换特性的一转换表。

图 15 是多级灰度处理电路 33 的内部结构的视图。

图 16 是示出一误差扩散处理电路 330 的操作的解释性示意图。

图 17 是一抖动处理电路 350 的内部结构的视图。

图 18 是示出该抖动处理电路 350 的操作的解释性示意图。

图 19 是根据图 4A 和 4B 中所示的发光驱动格式待被执行的发光驱动的全部图形，和待被第二数据转换器 34 使用用于执行发光驱动的一转换表的一例子的视图。

图 20 是用于 9 级半色调（显示亮度级）的两种发光亮度与输入像素数据 D 之间的关系的示意图。

图 21A 和 21B 是当采用一选择的写寻址方法时被使用的一发光驱动格式的视图。

图 22 是当采用一选择的写寻址方法时待被施加给 PDP10 的各种驱动脉冲的一施加定时的一例子的视图。

图 23 是当采用一选择的写寻址方法时待被执行的发光驱动的全部图形，和待被第二数据转换器 34 使用用于执行发光驱动的一转换

表的一例子的视图。

图 24 是图 3 至图 23 中所示的驱动方法的一具体操作的视图。

图 25A 和 25B 是在各自驱动模式 (A) 和 (B) 中由发光驱动引起的发光的重心的位移的解释性视图。

图 26A 和 26B 是用于防止在各自驱动模式 (A) 和 (B) 中由发光驱动引起的发光的重心的位移所导致的闪变的一发光驱动格式的一例子的视图。

图 27A 和 27B 是用于防止在各自驱动模式 (A) 和 (B) 中由发光驱动引起的发光的重心的位移所导致的闪变的一发光驱动格式的另一例子的视图。

图 28A 和 28B 是通过对各行、或各行和场（帧）转换驱动模式（A）和（B）待被执行的发光驱动中使用的发光驱动格式的视图。

图 29 是示出当对各行和各场（帧）转换驱动模式（A）和（B）用于发光驱动时的操作的解释性视图。

图 30 是当采用一选择消除寻址方法时的一发光驱动图形的一例子的视图。

图 31 是当采用该选择消除寻址方法时的一发光驱动图形的另一例子的视图。

图 32 是根据本发明的驱动方法的用于驱动一等离子显示面板的一等离子显示装置的总体构成的视图。

图 33 是一数据转换器 300 的内部结构的视图。

图 34 是一 ABL 电路 301 的内部结构的视图。

图 35 是数据转换器 312 的转换特性的视图。

图 36 是第一数据转换器 302 的内部结构视图。

图 37A 和 37B 是当规定 TV 信号作为输入时在第一数据转换器 302 中使用的数据转换特性的示意图。

图 38A 和 38B 是当规定 PC 视频信号作为输入时在第一数据转

换器 302 中使用的数据转换特性的示意图。

图 39 是一多级灰度处理电路 303 的内部结构的视图。

图 40 是一抖颤处理电路 350 的内部结构的视图。

图 41 是用于各种输入视频信号的抖颤系数 a 至 d 的各个值的示意图。

图 42 示出了第二数据转换器 304 的一转换表, 和通过该转换表获得的显示驱动像素数据 GD 所提供的发光驱动图形和显示亮度。

图 43 是在选择的消除寻址方法中在一场显示周期期间待被施加给 PDP10 的各种驱动脉冲的施加定时的示意图。

图 44A 和 44B 是当规定 TV 信号作为输入时在各子场 SF1 至 ST12 中的各发光持续步骤 Ic 的持续脉冲 IP 的施加次数和各亮度模式之间的对应性的示意图。

图 45A 和 45B 是当规定 PC 视频信号作为输入时在各子场 SF1 至 ST12 中的各发光持续步骤 Ic 的持续脉冲 IP 的施加次数和各亮度模式之间的对应性的示意图。

图 46A 和 46B 是当规定 TV 信号作为输入时待被执行的发光驱动序列的一例子的视图。

图 47A 和 47B 是当规定 PC 视频信号作为输入时待被执行的发光驱动序列的一例子的视图。

图 48 是当规定 TV 信号作为输入时对应于输入视频信号的显示亮度特性的视图。

图 49 是由图 46A 和 46B 中所示的发光驱动序列获得的各灰度亮度点, 和在图 48 的区域 E1 中进行误差扩散和抖颤处理所获得的各灰度亮度点之间的位置关系的视图。

图 50 是当规定 PC 视频信号作为输入时对应于输入视频信号的显示亮度特性的视图。

图 51 是由图 47A 和 47B 中所示的发光驱动序列获得的各灰度

亮度点，和在图 50 的区域 E2 中进行误差扩散和抖颤处理所获得的各灰度亮度点之间的位置关系的视图。

图 52 是示出在选择写寻址方法中在一场显示周期期间待被施加给 PDP10 的各种驱动脉冲的施加定时的视图。

图 53A 和 53B 是当规定 TV 信号作为输入信号时待被执行的发光驱动序列（当采用选择写寻址方法时）的视图。

图 54A 和 54B 是当规定 TV 信号作为输入信号时待被执行的发光驱动序列（当采用选择写寻址方法时）的视图。

图 55 示出了当采用选择写寻址方法时使用的第二数据转换器 304 的一转换表，和通过该转换表获得的显示驱动像素数据 GD 所提供的发光驱动图形和显示亮度。

图 56 示出了当采用选择消除寻址方法时使用的第二数据转换器 304 的一转换表，和通过该转换表获得的显示驱动像素数据 GD 所提供的发光驱动图形和显示亮度。

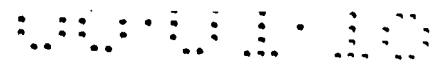
图 57 示出了当采用选择写寻址方法时使用的第二数据转换器 304 的一转换表，和通过该转换表获得的显示驱动像素数据 GD 所提供的发光驱动图形和显示亮度的一例子。

下面将参照附图说明本发明的实施例。

图 2 是根据本发明的第一实施例的驱动方法的用于驱动一等离子显示面板（以下称为“PDP”）以使其发光的一等离子显示装置的总体构成的视图。

参见图 2，一 A/D 转换器 1 响应于由驱动控制电路 2 提供的时钟信号对一模拟输入视频信号进行取样以将该视频信号转换成用于各像素的例如 8 位像素数据（输入像素数据）D。然后该数据被提供给数据转换器 30。

驱动控制电路 2 与上述输入视频信号中包括的水平和垂直同步信号同步地生成用于上述 A/D 转换器 1 的时钟信号和用于存储器 4



的写/读信号。而且，驱动控制电路 2 与该水平和垂直同步信号同步地生成用于可控制地驱动各地址驱动器 6、第一持续驱动器 7 和第二持续驱动器 8 的不同的定时信号。

数据转换器 30 将该 8 位像素数据 D 转换成 8 位转换的像素数据（显示像素数据）HD，进而被提供给存储器 4。顺便说，数据转换器 30 的转换操作将在后面进行描述。

存储器 4 根据由驱动控制电路 2 提供的写信号执行序列地写上所述转换的像素数据 HD。在通过写操作已写了一屏（n 行和 m 列）数据后，存储器 4 将用于一屏的转换的像素数据 $HD_{11 \sim nm}$ 划分成各位数据用于读取，该各位数据进而被序列地提供给寻址驱动器 6 用于各行。

寻址驱动器 6 根据由驱动控制电路 2 提供的一定定时信号，生成具有对应于从存储器 4 读取的用于一行的转换的像素数据位的各自逻辑电平的电压的像素数据的 m 个脉冲。这些脉冲被分别提供给 PDP10 的列电极 D1 至 Dm。

PDP10 包括作为地址电极的上述列电极 D1 至 Dm，和行电极 X1 至 Xn 及行电极 Y1 至 Yn，这些行电极被配置与这些列电极正交。PDP10 允许一行电极 X 和一行电极 Y 的一对行电极形成对应于一条线的一行电极。也就是说，在 PDP10 中，第一条线的该行电极对由行电极 X1 和 Y1 组成而第 n 条线的行电极对由行电极 Xn 和 Yn 组成。上述对行电极和列电极被涂覆有暴露给一放电空间的一介电层，且各行电极对和列电极被构成以使在它们的正交处形成对应于一像素的一放电单元。

根据由驱动控制电路 2 提供的一定定时信号，第一和第二持续驱动器 7 和 8 分别生成不同的驱动脉冲，在后将对这些脉冲进行说明。这些脉冲进而被提供给 PDP10 的行电极 X1 至 Xn 和 Y1 至 Yn。

图 3 是示出分别通过上述地址驱动器 6、和第一及第二持续驱动

器 7 和 8 被施加给列电极 D1 至 Dm, 和行电极 X1 至 Xn 及 Y1 至 Yn 的不同驱动脉冲的施加定时的视图。

在图 3 所示的例子中, 一场的一显示周期被划分成 8 个子场 SF1 至 SF8 以驱动 PDP10。在各子场中, 执行像素数据写步骤 Wc 以将像素数据写至各放电单元。还在各子场中执行发光持续步骤 Ic 以仅将上述发光单元的发光持续对应于被分配给各子场的权重的一周期 (次数)。另外, 仅在首部子场中, 执行用于初始化 PDP10 的所有放电单元的同时复位处理 Rc 并仅在最后的子场 SF8 中执行消除处理 E。

首先, 在上述同时复位处理 Rc 中, 第一和第二持续驱动器 7 和 8 分别同时地将图 3 中所示的复位脉冲 RPx 和 Rpy 施加给 PDP10 的行电极 X1 至 Xn 和 Y1 至 Yn。这些复位脉冲 RPx 和 RPy 的施加将导致 PDP10 的所有放电单元被复位和放电, 在各放电单元中形成一预定的均匀的壁电荷。这将 PDP10 的所有放电单元设至上述发光单元。

接着, 在图 3 的各像素数据写步骤中, 地址驱动器 6 序列地将用于各条线的像素数据脉冲群 $DP1_{1-n}$, $DP2_{1-n}$, $DP3_{1-n}$, $DP4_{1-n}$, \dots , $DP8_{1-n}$ 提供给列电极 D1 至 Dm, 如图 3 中所示。也就是说, 在子场 SF1 中, 地址驱动器 6 序列地将用于各条线的像素数据脉冲群 $DP1_{1-n}$ 提供给列电极 D1 至 Dm, 如图 3 中所示。所述像素数据脉冲群 $DP1_{1-n}$ 对应于第一和第 n 条线中的各条线并根据各上述转换的像素数据 HD_{11-nm} 的第一位被生成。而且, 在子场 SF2 中, 地址驱动器 6 序列地将用于各条线的像素数据脉冲群 $DP2_{1-n}$ 提供给列电极 D1 至 Dm, 如图 3 中所示。所述像素数据脉冲群 $DP2_{1-n}$ 根据各上述转换的像素数据 HD_{11-nm} 的第二位被生成。在此时, 仅当转换的像素数据的位逻辑是例如一逻辑电平“1”时, 地址驱动器 6 生成高压像素数据脉冲以提供给列电极 D。第二持续驱动器 8 生成图 3

中所示的扫描脉冲 SP 以当在各像素数据脉冲群的施加定时同时地将这些扫描脉冲顺序地提供给行电极 Y1 至 Yn。在此时，仅在扫描脉冲 SP 被施加至的“行”和一高压像素数据脉冲被施加至的“列”的正交处的放电单元处被导致放电（选择消除放电）。保留在这些放电单元内的壁电荷被选择地消除。该选择消除放电导致在上述同时复位处理 Rc 已被初始化成发光状态的放电单元改变成不发光状态。顺便说，在上述高压像素数据脉冲还未被施加至的“列”中形成的放电单元中不生成放电，但对于在上述同时复位处理 Rc 被初始化的状态，发光状态被持续。

也就是说，像素数据写步骤 Wc 被执行以使发光状态在发光持续处理中被持续（在后说明）的发光单元及关断状态被保持的不发光单元根据像素数据被交替地设置。也就是说，像素数据被写至各放电单元。

在图 3 中所示的各发光持续步骤 Ic 中，第一和第二持续驱动器 7 和 8 将持续脉冲 IPx 和 IPy 施加给行电极 X1 和 Xn 及 Y1 和 Yn，如图 3 所示。在此时，通过上述像素数据写步骤 Wc 保留壁电荷的放电单元，也就是说，发光单元重复放电和发光以在将持续脉冲 IPx 和 IPy 施加给其的时间周期上持续它们的发光状态。该发光持续周期（次数）被设置对应于分配给各子场的权重。

图 4A 和 4B 为其中描述了用于各子场的一发光持续周期（次数）的发光驱动格式的视图。

顺便说，例如，在偶数场（或偶数帧）的发光驱动中，采用了图 4A 的驱动模式（A），而在奇数场（或奇数帧）的发光驱动中，采用了图 4B 的驱动模式（B）。

也就是说，在一偶数场的显示周期中，各子场 SF1 至 SF8 的发光持续步骤 Ic 中的发光周期被设置如下，如驱动模式（A）中所示：

SF1: 3

SF2: 11

SF3: 20

SF4: 30

SF5: 40

SF6: 51

SF7: 63

SF8: 37

在一奇数场的显示周期中, 各子场 SF1 至 SF8 的发光持续步骤 Ic 中的发光周期被设置如下, 如驱动模式 (B) 中所示:

SF1: 1

SF2: 6

SF3: 16

SF4: 24

SF5: 35

SF6: 46

SF7: 57

SF8: 70

在上述中, 各子场 SF1 至 SF8 中的发光周期的比例是非线性的 (即反伽马比, $Y=X^{2.2}$), 从而对输入像素数据 D 的非线性特性 (伽马特性) 进行补偿。

也就是说, 在各发光持续步骤 Ic 中, 仅在处理 Ic 之前马上执行的像素数据写步骤 Wc 中已被设至发光单元的那些放电单元在一偶数场的显示周期期间的驱动模式 (A) 和一奇数场的显示周期期间的驱动模式 (B) 中所示的发光周期上发光。

另外, 在图 3 所示的消除处理 E 中, 地址驱动器 6 生成一消除脉冲 AP 以将它施加给各自的列电极 D_{1-m} 。而且, 第二持续驱动器 8 在消除脉冲 AP 的施加定时同时地生成消除脉冲 EP 以将它施加给

各自行电极 Y1 至 Yn。消除脉冲 AP 和 EP 的同时施加导致在 PDP10 的所有放电单元中生成消除放电，使在所有放电单元内保留的壁电荷消失。

也就是说，执行消除处理 E 使 PDP10 的所有放电单元被转变成非发光单元。

图 5 是根据图 4A 和 4B 中所示的发光驱动格式待被执行的发光驱动的所有图形。

如图 5 所示，仅在子场 SF1 至 SF8 的一子场中的像素数据写步骤 Wc 处对各自放电单元执行选择消除放电（黑圈示出的）。也就是说，通过执行同时复位处理 Rc 在 PDP10 的所有放电单元内形成的壁电荷保留直至执行上述选择消除放电。这些电荷促进在各自子场 SF 中的该周期上呈现的发光持续步骤 Ic 的放电发光（白圈示出的）。也就是说，各放电单元在由图 5 中的黑圈示出的子场中起到发光单元的作用直至执行上述选择消除放电。该放电单元在呈现的各自子场中的发光持续步骤 Ic 以图 4A 和 4B 中所示的发光周期的比例继续发光直至那时为止。

在这时，如图 5 所示，各自放电单元从发光单元变至不发光单元的次数在一场周期内毫无例外地被使等于 1 或更小。也就是说，在一场周期中，这样一发光驱动图形被禁止使已被设至非发光单元的一放电单元被恢复成一发光单元。

因此，如图 3 和图 4A 和 4B 所示，可在一场周期内执行一次伴随强发光而不管是否包含在显示画面图象中的上述同时复位操作，从而防止对比度的劣化。

而且，如图 5 所示，在一场周期内最多执行一次该选择消除放电，从而减小其功耗。

还有，如图 5 所示，没有使一放电单元的发光状态（白圈示出）的一周期和一非发光状态的一周期在一场周期内被相互倒转的这样

一发光图形存在，以使防止伪轮廓。

在上述中，图 5 中所示的发光驱动图形使发光驱动被执行以使在一偶数场的一显示周期期间以由发光亮度 (L_A) 所示的以下发光亮度比表示出 9 级半色调的亮度。也就是说，

{0:3:14:34:64:104:155:218:255}

另一方面，在一偶数场的一显示周期期间，发光驱动被执行以使以由发光亮度 (L_B) 所示的以下发光亮度比表示出 9 级半色调的亮度。也就是说，

{0:1:7:23:47:82:128:185:255}

也就是说，相互不同且应在各子场被实现的两种 9 级灰度发光驱动在各场（帧）被交替执行。根据该驱动，相对于时间的该整数（integral）使半色调的视在级数增大。这防止了由多级灰度处理引起的抖动和在后将进行描述的误差扩散处理的图形变得明显且因此提供了改善的 S/N 比。

图 6 是图 2 中所示的数据转换器 30 的内部构成视图。

如图 6 所示，数据转换器 30 包括一 ABL 电路 31、第一数据转换器 32、多级灰度处理电路 33 和第二数据转换器 34。

ABL（自动亮度控制）电路 31 调谐由 A/D 转换器 1 序列提供的各自像素的像素数据 D 的亮度级以使在 PDP10 的屏幕上显示的像素的平均亮度落入预定的亮度范围内。然后，ABL 电路 31 将在此时获得的亮度调谐像素数据 D_{BL} 提供给第一数据转换器 32。

该亮度级的调谐通过在执行反伽马补偿之前非线性地设置子场的发光次数的比例而被实现。这样，ABL 电路 31 响应于通过将反伽马补偿施加给像素数据 D（输入像素数据）而获得的反伽马转换的像素数据的平均亮度，自动地调谐上述像素数据 D 的亮度级。这使防止了由亮度调节引起的显示质量的劣化。

图 7 是 ABL 电路 31 的内部结构视图。

参见图 7，该级调谐电路 310 输出通过响应于由平均亮度检测电路 311 确定的平均亮度调谐像素数据所获得的亮度调谐像素数据 D_{BL} ，在后将描述该平均亮度检测电路。数据转换器 312 将该亮度调谐像素数据 D_{BL} 转换成具有如图 8 所示的非线性特性的反伽马特性 ($Y=X^{2.2}$)，然后作为反伽马转换的像素数据被提供给平均亮度检测电路 311。也就是说，数据转换器 312 对亮度检测电路 311 提供反伽马补偿。这使得重新存储对应于未进行反伽马补偿的原始视频信号的像素数据。平均亮度检测电路 311 根据反伽马转换的像素数据 D_r 确定平均亮度并将该平均亮度提供给上述级调谐电路 310。

而且，平均亮度检测电路 311 例如从图 9A 和 9B 所示出的亮度模式 1 至 4 中选择一亮度模式，该亮度模式使 PDP10 以对应于上述平均亮度的一平均亮度发射光。然后，平均亮度检测电路 311 将示出该亮度模式的亮度模式信号 LC 提供给驱动控制电路 2。顺便说，平均亮度检测电路 311 选择使用图 9A 的驱动模式 (A) 来显示偶数场，而使用图 9B 的驱动模式 (B) 来显示奇数场。在这时，驱动控制电路 2 根据图 9A 和 9B 中所示的亮度模式信号 LC 设置该周期(持续脉冲 IP 施加的次数)，在该周期期间，在图 4A 和 4B 中所示的各自子场 SF1 至 SF8 的发光持续步骤 I_c 中应持续发光。

在这时，在图 4A 和 9B 所示的各子场的发光周期示出当设置亮度模式 1 时的发光周期。在设置亮度模式 2 的情况下，对于以下的发光周期，在各子场执行发光驱动。

也就是说，对于偶数场，

SF1: 6

SF2: 22

SF3: 40

SF4: 60

SF5: 80

UNITED STATES DEPARTMENT OF AGRICULTURE

UNITED STATES DEPARTMENT OF AGRICULTURE

UNITED STATES DEPARTMENT OF AGRICULTURE

UNITED STATES DEPARTMENT OF AGRICULTURE

UNITED STATES DEPARTMENT OF AGRICULTURE

U. L. A. 1990

UNITED STATES DEPARTMENT OF AGRICULTURE

UNITED STATES DEPARTMENT OF AGRICULTURE

UNITED STATES DEPARTMENT OF AGRICULTURE

UNITED STATES DEPARTMENT OF AGRICULTURE

UNITED STATES DEPARTMENT OF AGRICULTURE

UNITED STATES DEPARTMENT OF AGRICULTURE

U. L. A. 1990

U. L. A. 1990

U. L. A. 1990

U. L. A. 1990

像素数据 A 和 B。选择器 322 交替地选择对应于一转换特性选择信号的逻辑电平的转换的像素数据 A 和 B 之一并输出转换的像素数据 A 和 B 之一作为转换的像素数据 HD_p 。该转换特性选择信号是由图 2 中所示的驱动控制电路 2 提供的并响应于输入像素数据 D 的垂直同步定时，从逻辑电平“1”变至“0”或从“0”变至“1”的信号。在上述中，图 11 的转换特性与图 4B 的驱动模式 (B) 配对且图 12 的转换特性与图 4A 的驱动模式 (A) 配对。也就是说，选择器 322 选择其中设置图 4A 的驱动模式 (A) 的一场（一偶数场）中的转换的像素数据 B。另一方面，转换的像素数据 A 在其中设置图 4B 的驱动模式 (B) 的一场（一奇数场）中被选择。然后，数据 A 和 B 被输出作为转换的像素数据 HD_p 。顺便说，上述转换特性根据输入像素数据的位数、多级灰度处理导致的压缩的位数和用于显示的灰度级数而被设置。这样，第一数据转换器 32 被设置在多级灰度处理电路 33（在后描述）的前级。这允许执行到用于显示的灰度级数和多级灰度处理导致的压缩的位数的转换。使得亮度调谐像素数据 D_{BL} 在一位边界被划分成一上部位群（对应于多级灰度像素数据）和一下部位群（待被放弃的数据，误差数据）。根据该信号，多级灰度处理将被执行。这使得防止了在显示特性中，由在一位边界缺乏灰度的显示电平和多级灰度处理导致的亮度饱和的出现所引起的平坦部分的出现（也就是说，灰度级中出现混乱）。

图 10 中所示的结构使得第一转换器 32 在各一场（帧）转换由上述 ABL 电路 31 提供的 8 位（0 至 255）的亮度调谐像素数据 D_{BL} 的转换特性（图 11 和图 12）。在同时，第一数据转换器 32 将亮度调谐像素数据 D_{BL} 转换成 8 位（0 至 128）的转换的像素数据 HD_p ，进而提供给多级灰度处理电路 33。

图 15 是多级灰度处理电路 33 的内部结构视图。

如图 15 中所示，多级灰度处理电路 33 包括一误差扩散处理电

路 330 和抖颤处理电路 350。

首先，误差扩散处理电路 330 的数据分离电路 331 将由上述第一数据转换器 32 的提供的 8 位转换的像素数据 HD_p 的下部两位分隔成误差数据而将上部 6 位分隔成显示数据。

加法器 332 将通过将转换的像素数据 HD_p 的作为误差数据的下部两位、延迟电路 334 的延迟输出、和标度乘法器 335 的乘法输出相加获得的一附加值提供给延迟电路 336。延迟电路 336 使由加法器 332 提供的附加值被延迟与像素数据的时钟周期相同时间长度的延迟时间 D 。然后，延迟电路 336 将该附加值分别提供给上述标度乘法器 335 和延迟电路 337 作为延迟附加信号 AD_1 。标度乘法器 335 将上述延迟附加信号 AD_1 乘以预定系数 K_1 （例如“ $7/16$ ”）且然后将结果提供给上述加法器 332。延迟电路 337 还使上述延迟附加信号 AD_1 被延迟过（等于一个水平扫描周期—上述延迟时间 $D \times 4$ 的）时间且然后将该结果提供给延迟电路 338 作为延迟附加信号 AD_2 。延迟电路 338 还使该延迟附加信号 AD_2 被延迟过上述延迟时间 D 且然后将该结果提供给标度乘法器 339 作为延迟附加信号 AD_3 。而且，延迟电路 338 还使该延迟附加信号 AD_2 被延迟过上述延迟时间 $D \times 2$ 且然后将该结果提供给标度乘法器 340 作为延迟附加信号 AD_4 。而且，延迟电路 338 还使该延迟附加信号 AD_2 被延迟过上述延迟时间 $D \times 3$ 且然后将该结果提供给标度乘法器 341 作为延迟附加信号 AD_5 。标度乘法器 339 将上述延迟附加信号 AD_3 乘以预定系数 K_2 （例如“ $3/16$ ”）且然后将结果提供给上述加法器 342。标度乘法器 340 将上述延迟附加信号 AD_4 乘以预定系数 K_3 （例如“ $5/16$ ”）且然后将结果提供给上述加法器 342。标度乘法器 341 将上述延迟附加信号 AD_5 乘以预定系数 K_4 （例如“ $1/16$ ”）且然后将结果提供给上述加法器 342。加法器 342 将通过将由上述各自标度乘法器 339、340 和 341 提供的乘法结果相加得到的该附加信号提供给上述延迟电路 334。

延迟电路 334 使这些附加信号被延迟过上述延迟时间 D 并然后将结果信号提供给上述加法器 332。加法器 332 将上述误差数据（转换的像素数据 HD_p 的下部两位）、延迟电路 334 的延迟输出、和标度乘法器 335 的乘法的输出相加。在此情况下，加法器 332 生成进位一出（carry-out）信号 C_0 并将该信号提供给一加法器 333，该信号 C_0 在无进位时为逻辑“0”且在有一进位时为逻辑“1”。

加法器 333 将上述显示数据（转换的像素数据 HD_p 的上部 6 位）加至上述进位一出（carry-out）信号 C_0 并输出该结果作为 6 位误差扩散处理像素数据 ED 。

下面将说明具有这样的结构的误差扩散处理电路 330 的操作。

例如，确定对应于图 16 中所示的 PDP10 的像素 $G(j,k)$ 的误差扩散处理像素数据 ED 。首先，对应于像素 $G(j,k)$ 的左部上的像素 $G(j,k-1)$ 、左上部上的像素 $G(j-1,k-1)$ 、紧上部上的像素 $G(j-1,k)$ 、和右上部上的像素 $G(j-1,k+1)$ 的各自误差数据，也就是说：

对应于像素 $G(j,k-1)$ ，附加延迟信号 $AD1$ 的误差数据；

对应于像素 $G(j-1,k+1)$ ，附加延迟信号 $AD3$ 的误差数据；

对应于像素 $G(j-1,k)$ ，附加延迟信号 $AD4$ 的误差数据；及

对应于像素 $G(j-1,k-1)$ ，附加延迟信号 $AD5$ 的误差数据

被分别提供有助于加法的预定系数 $K1$ 至 $K4$ 的权重。接着，相加的结果被加有对应于转换的像素数据 HDP 的下部两位的误差数据，也就是说，像素 $G(j,k)$ 。然后，这样获得的一位的进位一出信号 C_0 被加至对应于转换的像素数据 HDP 的上部 6 位的显示数据，也就是说，像素 $G(j,k)$ 和该结果是误差扩散处理像素数据 ED 。

带有这样一结构的误差扩散处理电路 330 将转换的像素数据 HDP 的上部 6 位解释为显示数据，而将其余下部两位解释为误差数据。

该电路还使通过将若干权重分配至其而将周围像素 $\{G(j,k-1$

1), $G(j-1, k+1)$, $G(j-1, k)$, $G(j-1, k-1)$ } 的误差数据相加且结果将被反射给上述显示数据。该操作使在初始像素 $\{G(j, k)\}$ 的下部两位的亮度由上述周围像素以一视在方式进行表示。因此, 这使得低于 8 位的位数, 即等于 6 位的显示数据来表示等同于由上述 8 位像素数据表示的亮度的灰度的级数。

顺便说, 这些误差扩散的系数对各自像素的一偶数相加使得由误差扩散图形导致的噪声被明显地注意到且这样产生对显示质量的不利影响。因此, 象待被描述的抖颤系数的情况, 应被分配给各自四个象素的用于误差扩散的系数 $K1$ 至 $K4$ 可在各场被改变。

抖颤处理电路 350 对由误差扩散处理电路 330 提供的误差扩散处理像素数据 ED 进行抖颤处理。这使得生成多级灰度处理像素数据 Ds , 该数据 Ds 的位数被进一步减少到 4 位。同时, 抖颤处理电路 350 保持与 6 位误差扩散处理像素数据 ED 相同亮度的灰度级。顺便说, 该抖颤处理使多个相邻像素表示一中间显示级。举这样一情况作为一例子: 通过使用 8 位像素数据中的上部 6 位的显示数据显示对应于 8 位的半色调。在左和右以及上和下相互相邻的 4 个像素被取作为一组。具有相互不同的值的 4 个抖颤系数被分配给对应于该组中各个像素的各自像素数据用于相加。该抖颤处理是用四个像素产生四个不同的中间显示级的组合。应此, 即使像素数据的位数等于 6 位, 用于显示可获得的灰度的亮度级是 4 倍, 也就是对应于 8 位的半色调显示变得可得到。

然而对各自像素的带有系数 a 至 d 的抖颤图形的偶数相加使得由抖颤图形导致的噪声被明显地注意到且这样产生对显示质量的不良影响。因此, 抖颤处理电路 350 改变在各场应被分配给 4 个像素的抖颤系数。

图 17 是抖颤处理电路 350 的内部结构的视图。

参见图 17, 抖颤系数生成电路 352 生成用于相互相邻的 4 个像

素的各个的 4 个抖动系数 a , b , c 和 d 并将这些系数顺序地提供给加法器 351。

例如, 如图 18 所示, 4 个抖动系数 a , b , c 和 d 被分别生成对应于 4 个像素。这 4 个像素是对应于行 j 的像素 $G(j,k)$ 和 $G(j,k+1)$, 和对应于行 $(j+1)$ 的像素 $G(j+1,k)$ 和 $G(j+1,k+1)$ 。在此时, 抖动系数生成电路 352 对于图 18 中所示的各场改变应被分配给各自四个像素的上述抖动系数 a, b, c , 和 d 。

也就是说, 抖动系数 a 至 d 被分配给在各场的像素并以如下所示的循环的方式被重复地生成且提供给加法器 351。在开始第一场,

像素 $G(j,k)$, 抖动系数 a ,
像素 $G(j,k+1)$, 抖动系数 b ,
像素 $G(j+1,k)$, 抖动系数 c , 和
像素 $G(j+1,k+1)$, 抖动系数 d ;

在接下来的第二场,

像素 $G(j,k)$, 抖动系数 b ,
像素 $G(j,k+1)$, 抖动系数 a ,
像素 $G(j+1,k)$, 抖动系数 d , 和
像素 $G(j+1,k+1)$, 抖动系数 c ;

在接下来的第三场,

像素 $G(j,k)$, 抖动系数 d ,
像素 $G(j,k+1)$, 抖动系数 c ,
像素 $G(j+1,k)$, 抖动系数 b , 和
像素 $G(j+1,k+1)$, 抖动系数 a ;

且, 在第四场,

像素 $G(j,k)$, 抖动系数 c ,
像素 $G(j,k+1)$, 抖动系数 d ,
像素 $G(j+1,k)$, 抖动系数 a , 和

像素 $G(j+1,k+1)$ ，抖颤系数 b 。

抖颤系数生成电路 352 重复地执行上述第一至第四场的操作。也就是说，一旦完成生成在第四场的抖颤系数，上述操作从上述第一场开始被全部再重复。加法器 351 将如上所述被分配给各场的抖颤系数 a 至 d 分别加至误差扩散处理像素数据 ED 。于是，误差扩散处理像素数据 ED 分别对应于由上述误差扩散处理电路 330 提供的上述像素 $G(j,k)$ 、像素 $G(j,k+1)$ 、像素 $G(j+1,k)$ 和像素 $G(j+1,k+1)$ 。加法器 351 然后将这样获得的这些抖颤相加像素数据提供给上部位抽取电路 353。

例如，在图 18 所示的第一场，以下各数据作为抖颤相加像素数据被顺序地提供给上部位抽取电路 353。也就是说，

对应于像素 $G(j,k) + \text{抖颤系数 } a$ 的误差扩散处理像素数据 ED ，

对应于像素 $G(j,k+1) + \text{抖颤系数 } b$ 的误差扩散处理像素数据 ED ，

对应于像素 $G(j+1,k) + \text{抖颤系数 } c$ 的误差扩散处理像素数据 ED ，

对应于像素 $G(j+1,k+1) + \text{抖颤系数 } d$ 的误差扩散处理像素数据 ED 。

上部位抽取电路 353 抽取该抖颤相加像素数据的上部四位用于输出作为多级灰度像素数据 Ds 。

如上所述，图 17 中所示的抖颤处理电路 350 改变应与各四个像素相关并被分配给它们的上述抖颤系数。这使得可确定具有一看得见的多级灰度的 4 位的多级灰度像素数据 Ds (0 至 7) 同时减少由抖颤图形引起的明显噪声，该数据然后被提供给第二数据转换器 34。

第二数据转换器 34 根据图 19 中所示的转换表将该多级灰度像素数据 Ds 转换成对应于各自子场 $SF1$ 至 $SF8$ 的位 1 至 8 的转换的像素数据 (显示像素数据) HD 。顺便说，在图 19 中，该转换的象

素数据 HD 的位 1 至 8 中的带有逻辑电平“1”的位指示待在对应于这些位的子场 SF（由黑圈表示）在像素数据写步骤 Wc 中被执行的选择消除放电。

在上述中，上述转换的像素数据 HD 经存储器 4 被提供给地址驱动器 6，如图 2 中所示。在此时，该转换的像素数据 HD 的格式被取作图 19 中所示的 9 个图形中的一个。地址驱动器 6 将上述转换的像素数据 HD 中的位 1 至 8 中的各位分配给各自子场 SF1 至 SF8。然后，仅当位逻辑为逻辑电平“1”时，地址驱动器 6 在与该相关联的子场中的像素数据写步骤中生成高压像素数据脉冲并将该脉冲提供给 PDP10 的列电极 D。这使得生成上述选择消除放电。这使得各放电单元变成用于一周期的发光单元直至在由图 19 中的黑圈指示的子场中执行上述选择消除放电。这样，各放电单元以在该周期期间出现的各连续的子场的各持续发光过程 Ic 中的图 4A 和 4B 中所示的发光周期比进行发光。

这使得在一偶数场（帧）显示周期期间用下述 9 级半色调进行发光驱动，如图 19 的发光亮度 L_A 所示。也就是， $\{0:3:14:34:64:104:155:218:255\}$ 。

这也使得在一奇数场（帧）显示周期期间用下述 9 级半色调进行发光驱动，如图 19 的发光亮度 L_B 所示。也就是， $\{0:1:7:23:47:82:128:185:255\}$ 。

图 20 示出了上述两种 9 级半色调的发光亮度（显示亮度级）与输入像素数据 D 之间的关系。

参见图 20，符号“—■—”和“—◆—”分别示出驱动模式（A）和驱动模式（B）中的输入像素数据 D 和显示亮度级之间的关系。驱动图形，也就是发光次数（持续脉冲数）对于各子场的发光持续步骤 Ic 中的各场（帧）可被改变。该图示出这使得由一驱动模式表示的这些级的半色调被放入由另一驱动模式表示的这些级的半色调

之间。这样，相对于时间的一整数的影响将提供比 9 级半色调多的可见显示级数和一改善的灰度表示。

而且，相邻级半色调之间的一值，例如，驱动模式 (A) 中的发光亮度 “3” 和 “14” 之间的一值通过例如上述误差扩散处理和抖颤处理的多级灰度处理被表示。(该值是对应于输入像素数据 D 的下部 4 位的一级)。

顺便说，在执行例如上述误差扩散处理和抖颤处理的多级灰度处理的情况下，半色调的少数几个初始显示级使多级灰度处理的图形变得显著，提供了一被劣化的 S/N 比。然而，如上所述，用于各场 (帧) 的发光驱动图形可被改变以增加半色调的可见显示级数。因此，这将不允许由多级灰度处理导致的图形变成显著的且因此提供一改善的 S/N 比。

而且，图 20 示出了输入像素数据 D 通过将各子场的发光持续步骤 I_c 中的发光的次数比设置成反伽马比而被反伽马修正。

如上所述，驱动模式 (A) 和 (B) 具有 9 级半色调。然而，上述改变在各场的发光驱动图形与多级灰度处理的组合提供了等同于 256 级半色调的若干可见级半色调。

在此时，如图 19 所示，一放电单元将在一场周期内被从发光状态改变成不发光状态一次或更少。因此，上述不管是否包含在显示画面图象中地实现强烈发光的同时复位操作可在一场周期中被执行一次，如图 4A 和 4B 所示。这使得防止了对比度的劣化并降低了能耗。

而且，如图 19 所示，没有这样一发光图形存在来允许发光状态的一周期 (白圈表示) 和不发光状态的一周期在一场周期内被相互反转，以使可防止一伪轮廓。

顺便说，上述实施例描述了所谓选择消除寻址方法被采用作为像素数据写方法的情况。该方法允许在一场的头部预先在各放电单

元上形成壁电荷以将所有的放电单元设置成发光单元。然后，这些壁电荷响应于像素数据被选择地消除用于写该像素数据。

然而，本发明还可应用于所谓的选择写寻址方法被采用作为像素数据写方法的情况，其允许响应于像素数据选择地形成壁电荷。

图 21A 和 21B 是示出对于采用该选择写寻址方法情况的发光驱动格式的视图。

另外，图 22 示出了根据图 21A 和 21B 中所示的发光驱动格式待被提供给 PDP10 的列电极 D1 至 Dm，和行电极 X1 至 Xn，Y1 至 Yn 的各种驱动脉冲的施加定时。

而且，图 23 示出了对于采用选择写寻址方法情况的，用于第二数据转换器 34 中的转换表，和待在一场周期中被执行的发光驱动的所有图形。

如图 22 所示，当被初始地采用时，在头部子场 SF8 的同时复位处理 Rc，上述选择写寻址方法允许第一和第二持续驱动器 7 和 8 将结果脉冲 RPx 和 Rpy 同时地分别施加给行电极 X 和 Y。这导致 PDP10 的所有放电单元进行复位放电且因此强制壁电荷在各放电单元 (R1) 内被积累。紧接着，第一持续驱动器 7 同时地将消除脉冲 EP 施加给 PDP10 的行电极 X1 至 Xn，从而消除上述在所有放电单元 (R2) 中形成的壁电荷。也就是，图 22 中所示的同时复位处理 Rc 被执行以将 PDP10 的所有放电单元复位成不发光单元的状态。

像素数据写步骤 Wc 仅允许位于被提供扫描脉冲 SP 的“行”和被提供高压像素数据脉冲的“列”的正交处的那些放电单元产生放电（选择写放电）。这导致在放电单元中选择地积累壁电荷。该选择写放电导致在上述同时复位处理被复位至不发光单元的状态的放电单元改变成发光单元的状态。顺便说，位于未被提供上述高压像素数据脉冲的“列”的放电单元不生成放电且因此不发光单元的状态，即在同时复位处理 Rc 被复位的状态被持续。

也就是，像素数据写步骤 Wc 被执行用于选择地设置到其发光状态在发光持续步骤（在后进行描述）期间被持续的发光单元或保留在“断”状态中的不发光单元。这样，执行所谓的将像素数据写至各放电单元。

在上述中，通过选择写寻址方法的发光驱动将使选择放电仅在对应于转换的像素数据 HD 的逻辑电平“1”的位的那些子场 SF 被执行，如图 23 所示（由黑圈指示）。在此时，不发光状态在一周期期间在存在的子场处被持续直至从头部子场 $SF8$ 开始执行选择写放电。另一方面，除了已进行选择写放电的子场 SF （由黑圈指示）和其后存在的子场外，发光状态在子场 SF （由白圈表示）被持续。

如上所述，图 3 至图 23 所示的驱动模式允许仅在一场周期的头部子场将所有放电单元复位成发光单元或不发光单元中任一。这样，仅在一子场中，像素数据被写以响应于像素数据将各放电单元设置成发光或不发光单元。当采用选择消除寻址方法时，该驱动方法允许一场的若干子场从头部子场顺序地进入发光状态，带有增大的亮度被显示。另一方面，该选择写寻址方法允许一场的若干子场从最后的子场顺序地进入发光状态，带有增大的亮度被显示。在此时，本发明允许在交替的场（帧）中，执行在各子场具有不同发光周期（次数）的两种发光驱动，例如图 4A 和 4B 中所示的驱动模式（A）和（B）。这样，这允许增大半色调的可见亮度级数。

图 24 是说明图 3 至 23 中所示的上述驱动方法的具体操作的视图。

例如，当输入像素数据是“178”，则反伽马补偿提供了接近“116”的显示亮度。

也就是，图 4B 的驱动模式（B）和图 11 的转换特性在第一场（一奇数场）中被选择，且多级灰度处理提供以下的显示亮度。也就是，例如

显示亮度“82”，带有 $G(j, k)$ 的 5 个像素的子场 SF1 至 SF5 处于发光状态，

显示亮度“128”，带有 $G(j, k+1)$ 的 6 个像素的子场 SF1 至 SF6 处于发光状态，

显示亮度“128”，带有 $G(j+1, k)$ 的 6 个像素的子场 SF1 至 SF6 处于发光状态，

显示亮度“128”，带有 $G(j+1, k+1)$ 的 6 个像素的子场 SF1 至 SF6 处于发光状态。

这样，显示亮度“116”由上下左右相邻的四个像素的平均亮度表示。

现在，图 4A 的驱动模式 (A) 和图 12 的转换特性在第二场（一偶数场）中被选择，且多级灰度处理提供以下的显示亮度。也就是，例如

显示亮度“155”，带有 $G(j, k)$ 的 6 个像素的子场 SF1 至 SF6 处于发光状态，

显示亮度“104”，带有 $G(j, k+1)$ 的 5 个像素的子场 SF1 至 SF5 处于发光状态，

显示亮度“104”，带有 $G(j+1, k)$ 的 5 个像素的子场 SF1 至 SF5 处于发光状态，

显示亮度“104”，带有 $G(j+1, k+1)$ 的 5 个像素的子场 SF1 至 SF5 处于发光状态。

这样，显示亮度“116”由上下左右相邻的四个像素的平均亮度表示。

然后，在例如 1, 3, 5, 和 7 的奇数场中，图 4B 的驱动模式 (B) 和图 11 的转换特性被选择。同时，待被分配给各自四个像素的抖颤系数的值或误差扩散在各场中被改变，从而各像素的显示亮度如图 24 中所示地被改变。

类似地，在例如 2，4，6，和 8 的偶数场中，图 4A 的驱动模式（A）和图 12 的转换特性被选择。同时，待被分配给各自四个像素的抖颤系数的值或误差扩散在各场中被改变，从而各像素的显示亮度如图 24 中所示地被改变。

改变在各场（帧）处的发光驱动图形和进行多级灰度处理的方法的上述组合提供了改善的半色调的可见级的表示能力和改善的显示质量。

然而，如上所述，具有相互不同的发光周期的两种发光驱动在各场（帧）被交替地执行。这可导致一场周期中发光的重心被位移，导致闪烁。

这是由在如图 4A 和 4B 中所示的驱动模式（A）和（B）中的各子场的发光持续步骤被设至一不同值的发光周期（发光次数）所引起的。在图 4A 和 4B 中所示的驱动模式（A）和（B）中，对于相同的输入像素数据 D，由驱动模式（B）提供的重心总是位于由驱动模式（A）提供的重心的后面。

在上述中，发光的重心是根据一场周期期间的发光状态中的一子场的像素数据写步骤的长度、发光持续步骤的长度和被分配给发光周期的权重而被确定的。

图 25A 和 25B 图示出在偶数和奇数场的发光的重心的位移。

例如，在图 24 的偶数场（驱动模式（A））中，如图 25A 所示，多个像素的亮度被平均。这样，这使得驱动模式（A）中的子场 SF1 至 SF5 的发光持续步骤的整个周期和子场 SF6 的发光持续步骤的周期的约 1/4 进入发光状态。在此时，发光的重心被定位在 T1。

而且，在图 24 的奇数场（驱动模式（A））中，如图 25B 所示，多个像素的亮度被平均。这样，这使得驱动模式（B）中的子场 SF1 至 SF5 的发光持续步骤的整个周期和子场 SF6 的发光持续步骤的周期的约 3/4 进入发光状态。在此时，发光的重心被定位在 T2。

这样，驱动模式（A）的偶数场和驱动模式（B）的奇数场具有几乎相同的平均显示亮度，然而，发光的重心的位移使得产生闪烁。

图 26A、26B 和图 27A、27B 分别示出了防止闪烁所设置的发光驱动格式的一例子。

首先，图 26A 和 26B 所示的发光驱动格式使得驱动模式（A）中所示的发光驱动的起始定时相对于驱动模式（B）中所示的发光驱动的起始定时被延迟一预定的周期 ΔT 。这提供了两发光的重心 T1 和 T2 之间较小的位移且因此减小了闪烁。

在上述中，闪烁在较高的显示亮度下更为明显。这样，上述预定周期 ΔT 被设置成这样一个恒定值以使得在最大显示亮度级“255”，驱动模式（A）的发光重心 T1 对应于驱动模式（B）的发光重心 T2。

顺便说，驱动模式（A）中的发光重心 T1 和驱动模式（B）中的发光重心 T2 之间的位移随着显示亮度级而变化。也就是说，该位移在最大显示亮度级取最大值。而随着显示亮度级的减小，该位移变小。该由显示亮度级引起的位移的变化是小的且小的显示亮度级使得闪烁很不明显。这样，即使如上所述将上述预定周期 ΔT 设置成一个恒定值提供了防止闪烁的显著效果。然而，为了进一步防止闪烁的目的，上述预定周期 ΔT 可被改变以使发光的重心总是相互符合。

另一方面，图 27A 和 27B 所示的发光驱动格式使得驱动模式（A）中的各子场 SF1 至 SF4 的像素数据写步骤 Wc 的执行周期 Ta 比驱动模式（B）中的像素数据写步骤 Wc 的执行周期 Tb 长。这提供了两发光的重心 T1 和 T2 之间较小的位移且因此减小了闪烁。例如，待被提供给 PDP10 的行电极的扫描脉冲 SP 的脉冲宽度在驱动模式（A）中的各子场 SF1 至 SF4 的像素数据写步骤 Wc 中被加宽。这使得执行周期 Ta 比执行周期 Tb 长。

顺便说，在上述实施例中，在各子场其发光周期相互不同的两种发光驱动将在交替场（帧）被转换。然而，该转换可在 PDP10 的

交替行被实现。

图 28A 和 28B 示出了鉴于上述观点所开发的发光驱动格式的一例子。

在图 28A 和 28B 中，在像素数据写步骤 W_{AC} 中在 PDP10 的所有行执行选择消除放电。另一方面，在像素数据写步骤 W_{1C} 中仅在 PDP10 的偶数行执行选择消除放电，而在像素数据写步骤 W_{2C} 中仅在 PDP10 的奇数行执行选择消除放电。

也就是说，在 PDP10 的各自行 1 至 n 中形成的放电单元的偶数行中的放电单元，根据图 28A 的驱动模式 (A)，以下述发光周期比在各子场中实现发光驱动。也就是说，

SF1: 1

SF2: 6

SF3: 16

SF4: 24

SF5: 35

SF6: 46

SF7: 57

SF8: 70

在奇数放电单元，根据图 28B 的驱动模式 (B)，以下述发光周期比在各子场中实现发光驱动。也就是说，

SF1: 3

SF2: 11

SF3: 20

SF4: 30

SF5: 40

SF6: 51

SF7: 63

SF8: 37

而且，如图 28A 和 28B 的驱动模式 (A) 和 (B) 中所示，具有在各子场相互不同的发光周期的两种发光驱动可在交替场 (帧) 及在 PDP10 的交替行被实现。

在此时，在图 28A 和 28B 所示的像素数据写步骤 W_{1c} 中，在奇数帧的显示周期期间，仅在 PDP10 的偶数行的放电单元执行选择消除放电。另外，在偶数帧的显示周期期间，仅在 PDP10 的奇数行的放电单元执行选择消除放电。另一方面，在像素数据写步骤 W_{2c} 中，在奇数帧的显示周期期间，仅在 PDP10 的奇数行的放电单元执行选择消除放电。另外，在偶数帧的显示周期期间，仅在 PDP10 的偶数行的放电单元执行选择消除放电。

图 29 示出了通过上述驱动实现的发光驱动的格式。

如图 29 所示，在奇数帧的显示周期期间，根据图 25A 的驱动模式 (A)，在 PDP10 的偶数行的放电单元执行发光驱动。另一方面，根据图 25B 的驱动模式 (B)，在 PDP10 的奇数行的放电单元执行发光驱动。而且，在偶数帧的显示周期期间，根据图 25B 的驱动模式 (B)，在 PDP10 的偶数行的放电单元执行发光驱动。另一方面，根据图 25A 的驱动模式 (A)，在 PDP10 的奇数行的放电单元执行发光驱动。该驱动使得防止了在交替场 (帧) 实现两种发光驱动例如驱动模式 (A) 和 (B) (其发光周期相互不同) 所引起的闪烁。

顺便说，待在各场 (帧) 或各行被改变的驱动模式不限于上述两种。换言之，在各自子场具有相互不同的发光周期的三种或更多种驱动模式可在各场 (帧) 或在各行被顺序地准备和转换用于实现一发光驱动。

而且，在上述实施例中，通过在子场 SF1 至 SF8 的像素数据写步骤 W_c 之一中同时施加扫描脉冲 SP 和高压像素数据脉冲来生成选择消除 (写) 放电。

然而，保留在放电单元中的小量带电颗粒可使不管同时施加扫描脉冲 SP 和高压象素数据脉冲而一普通方式生成选择消除（写）放电。这可使得放电单元中的壁电荷不以一普通的方式被消除（积累）。在此时，即使 A/D 转换的象素数据 D 示出低亮度，对应于最大亮度的发光被实现，这样呈现出一问题：显示质量被明显降低。例如，取这样一情况：在采用选择消除寻址方法作为象素数据写方法的定时，转换的象素数据 HD 具有以下值，也就是，[01000000]。

在此情况下，如图 19 中的黑圈所示，仅在子场 SF2 实现选择消除放电，在此期间，放电单元被改变成不发光单元。这应使在子场 SF1 至 SF8 中，持续发光仅在 SF1 被实现。然而，当选择放电在子场 SF2 失败以使壁电荷保留在放电单元中，不仅在子场 SF1 而且在后续的子场 SF2 至 SF8 实现持续发光。因此，导致最大亮度显示。

因此，图 30 和 31 中所示的发光驱动图形被采用以防止如上所述的偶然的发光。顺便说，图 30 示出当采用选择消除寻址方法时使用的发光驱动格式，图 31 示出当采用选择写寻址方法时使用的发光驱动格式。

图 30 和 31 中所示“*”指示逻辑电平“1”或“0”中的任一可被选择，且三角形标记指示仅当“*”为逻辑电平“1”时，选择消除（写）放电被实现。

换言之，由于初始选择消除（写）放电可能不能写象素数据，在后续的子场之一中至少重复该选择消除（写）放电。这确保象素数据写并防止偶然的放电。

如上所述，根据本发明，用于驱动一等离子显示面板的方法可提供改善的半色调的级的表示以及改善的显示质量。而且，该方法可提供改善的对比度以及防止伪轮廓和减少能耗。

下面将参照附图说明本发明的实施例。

图 32 示出根据本发明的第二方面的用于驱动一等离子显示面板

(以下称为“PDP”) 以使其发光的一等离子显示装置的总体结构。

该等离子显示装置包括一驱动部分, 其具有一工作单元 5、一驱动控制电路 2、一输入选择器 3、一 A/D 转换器 1、一数据转换器 300、一存储器 4、一寻址驱动器 6、第一持续驱动器 7 和第二持续驱动器 8。该装置还包括一作为等离子显示面板的 PDP10。

顺便说, 该等离子显示装置支持来自个人计算机的视频信号, 即 PC 视频信号, 以及 NTSC 方案的电视信号, 并设置有具体设计用于输入这些不同的方案的各自视频信号的分离的输入端子(未示出)。

参见图 32, 工作单元 5 生成对应于用用户输入的指定的视频信号的输入指定视频信号 S_v , 且然后分别将信号 S_v 提供给驱动控制电路 2、输入选择器 3 和数据转换器 300。当用户规定上述 PC 视频信号作为待被显示的视频信号时, 工作单元 5 生成例如逻辑电平“0”的输入指定视频信号 S_v 。另一方面, 当用户指定彩色电视信号(以下称为“TV 信号”)作为待被显示的视频信号时, 工作单元 5 生成例如逻辑电平“1”的输入指定视频信号 S_v 。

输入选择器 3 选择经上述输入端子提供的 PC 视频信号或 TV 信号, 无论那个对应于上述输入指定视频信号 S_v , 并进而被提供给 A/D 转换器 1 作为输入视频信号。顺便说, 该 PC 视频信号和 TV 信号被预先进行伽马校正。

响应于自驱动控制电路 2 提供的时钟信号, A/D 转换器 1 对自上述输入选择器 3 提供的输入视频信号进行取样且然后例如将输入视频信号转换成 8 位的象素数据。也就是说, A/D 转换器 1 将自输入选择器 3 提供的模拟输入视频信号转换成 8 位的象素数据, 使得表示出 256 级半色调的亮度。

数据转换器 300 对应于 8 位象素数据 D , 将分别通过亮度调谐和多级灰度处理获得的数据转换成显示驱动象素数据 GD 用于实际

地驱动 PDP10 的各个像素。然后，数据转换器 300 将显示驱动像素数据 GD 提供给存储器 4。

图 33 示出数据转换器 300 的内部结构。

如图 33 所示，数据转换器 300 包括一 ABL（自动亮度控制）电路 301、第一数据转换器 302、多级灰度处理电路 303 和第二数据转换器 304。

ABL 电路 301 对自 A/D 转换器 1 顺序提供的各像素的像素数据的亮度电平进行调谐以使在 PDP10 的屏幕上显示的一画面图象的平均亮度落入满足要求的亮度范围内。然后，ABL 电路 301 提供这样获得的亮度调谐像素数据 D_{BL} 给第一数据转换器 302。

图 34 示出 ABL 电路 301 的内部结构。顺便说，ABL 电路 301 具有与图 7 中所示的 ABL 电路 31 相同的结构。

参见图 34，电平调谐电路 310 将通过根据在一平均亮度检测电路 311（在后进行描述）确定的平均亮度调谐像素数据 D 的电平所获得的亮度调谐像素数据 D_{BL} 输出。数据转换器 312 将亮度调谐像素数据 D_{BL} 提供给平均亮度检测电路 311 作为反伽马校正的像素数据 D_r ，亮度调谐像素数据 D_{BL} 被转换以使具有带图 35 中所示的非线性特性的反伽马特性 ($Y=X^{2.2}$)。也就是说，对亮度调谐像素数据 D_{BL} 施加反伽马补偿允许恢复对应于初始伽马—补偿—解除视频信号的像素数据（反伽马校正的像素数据 D_r ）。平均亮度检测电路 311 首先确定反伽马校正的像素数据 D_r 。在此阶段，平均亮度检测电路 311 确定在亮度模式 1 至 4 中该平均亮度对应于哪个亮度模式。这些模式是最大和最小亮度已被划分成的范围内的四级。平均亮度检测电路 311 将如上所述确定的平均亮度提供给上述电平调谐电路 310，同时提供指示对应的亮度模式的亮度模式信号 LC 给驱动控制电路 2。也就是，电平调谐电路 310 将已根据平均亮度被调谐电平的像素数据提供给上述数据转换器 312 和后续的第一数据转换器

32。

图 36 示出第一数据转换器 302 的内部结构。

参见图 36，数据转换器 321' 根据图 37A 中所示的转换特性，将上述亮度调谐像素数据 D_{BL} 转换成具有“0”至“192”的 8 位转换的像素数据 A1，并提供给选择器 322。数据转换器 323' 根据图 37B 中所示的转换特性，将上述亮度调谐像素数据 D_{BL} 转换成具有“0”至“192”的 8 位转换的像素数据 B1，并提供给选择器 322。选择器 322 以一交替的方式选择转换的像素数据 A1 或 B1 中任一，不论哪个对应于转换特性选择信号的逻辑电平且然后被提供给选择器 324。顺便说，上述转换特性选择信号是一从上述驱动控制电路 2 提供的信号并响应于输入视频信号的垂直同步定时从逻辑电平“1”变至“0”或从“0”变至“1”。数据转换器 325 根据图 38A 中所示的转换特性，将上述亮度调谐像素数据 D_{BL} 转换成具有“0”至“384”的 9 位转换的像素数据 A2，并提供给选择器 326。数据转换器 327 根据图 38B 中所示的转换特性，将上述亮度调谐像素数据 D_{BL} 转换成具有“0”至“384”的 9 位转换的像素数据 B2，并提供给选择器 326。选择器 326 以一交替的方式选择转换的像素数据 A2 或 B2 中任一，不论哪个对应于转换特性选择信号的逻辑电平且然后被提供给选择器 324。选择器 324 以一交替的方式选择从选择器 322 提供的转换的像素数据 A1（或 B1）或从选择器 326 提供的转换的像素数据 A2（或 B2）中之一，不论哪个对应于输入指定视频信号 S_v 的逻辑电平。然后选择器 324 将该数据提供给后续多级灰度处理电路 33 作为第一转换的像素数据 D_H 。

具有图 36 中所示的结构，当工作单元 5 具有被指定作为输入的 TV 信号时，第一数据转换器 302 将“0”至“255”的 8 位的亮度调谐像素数据 D_{BL} 转换成“0”至“192”的 8 位的第一转换的像素数据 D_H 。该转换是根据图 37A 和 37B 所示的转换特性被实现的，且

然后该第一转换的像素数据 D_H 被提供给多级灰度处理电路 303。另一方面，当 PC 视频信号被指定作为输入信号时，“0”至“255”的 8 位的亮度调谐像素数据 D_{BL} 被转换成“0”至“384”的 9 位的第一转换的像素数据 D_H 。该转换是根据图 38A 和 38B 所示的转换特性被实现的，且然后该第一转换的像素数据 D_H 被提供给多级灰度处理电路 303。顺便说，图 37A 和 38A 示出用于显示奇数场（奇数帧）的转换特性而图 37B 和 38B 示出用于显示偶数场（偶数帧）的转换特性。也就是，当 TV 信号被指定为输入信号时，第一数据转换器 302 在各场（帧）转换用于其转换的转换特性，如图 37A 和 37B 所示。另一方面，当 PC 视频信号被指定为输入信号时，在各场（帧）转换用于其转换的转换特性，如图 38A 和 38B 所示。

如上所述，第一数据转换器 302 被设置在多级灰度处理电路 303 的前级。然后，进行数据转换到半色调的显示级数和多级灰度操作所导致的压缩的位数。这防止了在显示特性中，由多级灰度处理电路导致的亮度饱和的出现和在位边界缺少灰度的显示级所引起的平坦部分的出现（即灰度级中混乱的出现）。

图 39 示出多级灰度处理电路 303 的内部结构。

如图 39 所示，该多级灰度处理电路 303 包括误差扩散处理电路 330 和抖颤处理电路 350。由于误差扩散处理电路 330 的结构与图 15 中所示的相同，不再重复对其的说明。

抖颤处理电路 350 对由误差扩散处理电路 330 提供的误差扩散处理像素数据 ED 进行抖颤处理。这使得生成具有进一步减少到 4 的位数的多级灰度像素数据 D_s ，同时保持等同于 6 位的误差扩散处理像素数据 ED 的半色调的亮度级。顺便说，抖颤处理借助于多个相邻像素表示一中间显示级。取这种情况作为例子：8 位像素数据中的上部 6 位的像素数据被使用表示等同于一 8 位表示的一灰度显示。在此情况下，上下左右相邻的四个像素被取作为一组。然后，

具有相互不同的系数值的四个抖颤系数 a 至 d 被分配给对应于该组各个像素的像素数据并被分别相加。该抖颤处理用四个像素生成四个不同的中间显示级的组合。因此，即使该像素数据具有 6 位，它允许用四倍该半色调的级来表示中间显示，也就是等同于 8 位的中间显示。

然而，即使将抖颤系数 a 至 d 的抖颤图形加至各自像素可使由这些抖颤图形导致的噪声被明显地识别，这样降低了显示质量。

因此，抖颤处理电路 350 在各场改变应被分配给各自四个像素的上述抖颤系数 a 至 d。

图 40 示出抖颤处理电路 350 的内部结构。

参见图 40，抖颤系数生成电路 352' 生成用于相互相邻的四个像素的抖颤系数 a, b, c 和 d，接着顺序提供给加法器 351。顺便说，抖颤系数生成电路 352' 响应于由上述输入指定视频信号 Sv 指示的指定的输入视频信号，生成具有不同值的抖颤系数。

也就是，当由输入指定视频信号 Sv 指定用于输入的视频信号是 TV 信号时，以下分别包括两位的抖颤系数 a 至 d 被生成，如图 41 所示。也就是，

抖颤系数 a: 0,

抖颤系数 b: 1,

抖颤系数 c: 2, 和

抖颤系数 d: 3。

另一方面，当指定用于输入的视频信号是 PC 视频信号时，以下分别包括三位的抖颤系数 a 至 d 被生成，如图 41 所示。也就是，

抖颤系数 a: 0 (或 1),

抖颤系数 b: 2 (或 3),

抖颤系数 c: 4 (或 5), 和

抖颤系数 d: 6 (或 7)。

例如，如图 18 所示，分别生成四个抖颤系数 a 至 d 对应于四个像素。这四个像素是对应于行 j 的像素 $G(j, k)$ 和 $G(j, k+1)$ ，和对应于行 $(j+1)$ 的像素 $G(j+1, k)$ 和 $G(j+1, k+1)$ 。抖颤系数生成电路 352 为如图 18 中所示的各场改变应被分配给各自四个像素的上述抖颤系数 a 至 d。

抖颤系数生成电路 352' 以一循环的方式重复地生成抖颤系数 a 至 d 并将这些系数提供给加法器 351。

抖颤系数生成电路 352' 重复地执行上述的第一至第四场的操作。也就是，一旦完成在第四场生成抖颤系数，上述操作从上述第一场开始被整个再重复。加法器 351 将如上所述被分配给各个场的抖颤系数 a 至 d 分别加至误差扩散处理像素数据 ED。于是，误差扩散处理像素数据 ED 分别对应于由上述误差扩散处理电路 330 提供的像素 $G(j, k)$ 、 $G(j, k+1)$ 、 $G(j+1, k)$ 和 $G(j+1, k+1)$ 。加法器 351 然后将这样获得的抖颤附加像素数据提供给上部位抽取电路 353。

例如，在图 45A 和 45B 所示的第一场，各以下数据作为抖颤附加像素数据被顺序提供给上部位抽取电路 353。也就是，

对应于像素 $G(j, k)$ 的误差扩散处理像素数据 ED+抖颤系数 a，

对应于像素 $G(j, k+1)$ 的误差扩散处理像素数据 ED+抖颤系数 b，

对应于像素 $G(j+1, k)$ 的误差扩散处理像素数据 ED+抖颤系数 c，

对应于像素 $G(j+1, k+1)$ 的误差扩散处理像素数据 ED+抖颤系数 d。

上部位抽取电路 353 抽取上至抖颤附加像素数据的上部四位的这些位用于输出作为多级灰度像素数据 D_s 。

如上所述，图 39 中所示的抖动处理电路 350' 改变应与各四个像素相关且被分配给其的上述抖动系数 a 至 d。这使得确定具有可见的多级灰度的 4 位的多级灰度像素数据 D_s 同时减少由抖动图形引起的明显噪声，然后将该数据提供给第二数据转换器 34。

第二数据转换器 34 根据图 14 中所示的转换表，将该多级灰度像素数据 D_s 转换成位 1 至位 12 的显示驱动像素数据 GD。顺便说，各位 1 至 12 对应于各子场 SF1 至 SF12。

如上所述，数据转换器 30 包括 ABL 电路 31、第一数据转换器 32、多级灰度处理电路 33 和第二数据转换器 34。通过该数据转换器 30，可用 8 位表示 256 级半色调的像素数据 D 被转换成 12 位的显示驱动像素数据 GD，包括总共 13 个图形，如图 42 所示。

图 32 的存储器 4 根据由驱动控制电路 2 提供的写信号，顺序地写并存储上述显示驱动像素数据 GD。该写的动作允许为一屏（带有 n 行和 m 列）写显示驱动像素数据 GD_{11-nm} 。然后，根据由驱动控制电路 2 提供的读取信号，存储器 4 通过将相同位数字相互关联来读取各行的显示驱动像素数据 GD_{11-nm} ，然后提供给寻址驱动器 6。也就是，存储器 4 将包括 12 位的一屏的显示驱动像素数据 GD_{11-nm} 看作为以下所示的 12 一路一分裂显示驱动像素数据 $DB1_{11-nm}$ 至 $DB12_{11-nm}$ 。也就是，

$DB1_{11-nm}$: 显示驱动像素数据 GD_{11-nm} 的第一位

$DB2_{11-nm}$: 显示驱动像素数据 GD_{11-nm} 的第二位

$DB3_{11-nm}$: 显示驱动像素数据 GD_{11-nm} 的第三位

$DB4_{11-nm}$: 显示驱动像素数据 GD_{11-nm} 的第四位

$DB5_{11-nm}$: 显示驱动像素数据 GD_{11-nm} 的第五位

$DB6_{11-nm}$: 显示驱动像素数据 GD_{11-nm} 的第六位

$DB7_{11-nm}$: 显示驱动像素数据 GD_{11-nm} 的第七位

$DB8_{11-nm}$: 显示驱动像素数据 GD_{11-nm} 的第八位

DB9_{11-nm}: 显示驱动像素数据 GD_{11-nm} 的第九位

DB10_{11-nm}: 显示驱动像素数据 GD_{11-nm} 的第十位

DB11_{11-nm}: 显示驱动像素数据 GD_{11-nm} 的第十一位

DB12_{11-nm}: 显示驱动像素数据 GD_{11-nm} 的第十二位

然后, 存储器 4 根据由驱动控制电路 2 提供的读取信号逐行顺序地读取数据 DB1_{11-nm}、DB2_{11-nm}、...、DB12_{11-nm} 且然后将该数据提供给寻址驱动器 6。

驱动控制电路 2 与上述输入视频信号中包括的水平和垂直同步信号同步地生成用于上述 A/D 转换器 1 的时钟信号和用于存储器 4 的写/读信号。而且, 驱动控制电路 2 与水平和垂直同步信号同步地生成各种定时信号用于可控制地驱动各寻址驱动器 6, 第一持续驱动器 7 和第二持续驱动器 8。

寻址驱动器 6 根据由驱动控制电路 2 提供的一定定时信号, 生成具有对应于从存储器 4 读取的用于一行的显示驱动像素数据位 DB 的各自逻辑电平的电压的像素数据的 m 个脉冲。这些脉冲被分别提供给 PDP10 的列电极 D₁ 至 D_m。

PDP10 包括作为地址电极的上述列电极 D₁ 至 D_m, 和垂直于这些列电极配置的行电极 X₁ 和 X_n。PDP10 使一行电极 X 和一行电极 Y 的一对形成对应于一条线的一行电极。也就是, 在 PDP10 中, 第一线的该对行电极由行电极 X₁ 和 Y₁ 组成且第 n 线的该行电极对由行电极 X_n 和 Y_n 组成。上述对行电极和列电极被涂敷有暴露给一放电空间的介电层, 且各行电极对和列电极被构成以使形成一对应于在它们的正交点的一像素的一放电单元。

根据由驱动控制电路 2 提供的一定定时信号, 第一和第二持续驱动器 7 和 8 分别生成不同的驱动脉冲 (在后进行解释)。这些脉冲然后被提供给 PDP10 的行电极 X₁ 至 X_n 和 Y₁ 至 Y_n。

图 43 示出分别通过上述寻址驱动器 6, 和第一及第二持续驱动

器 7 和 8 被提供给列电极 D_1 至 D_m ，和行电极 X_1 至 X_n 的不同驱动脉冲的施加定时。

在图 43 所示的例子中，一场的显示周期被划分成 12 个子场 SF1 至 SF12 以驱动 PDP10。在此时，在各子场中，执行像素数据写步骤 Wc 以将像素数据写至 PDP10 的各放电单元用于设置“发光单元”和“不发光单元”。发光持续步骤 Ic 也在各子场中被执行以仅将上述的“发光单元”持续发光对应于分配给各子场的权重的一周期（次数）。然而，仅在头部子场 SF1 中，用于初始化 PDP10 的所有放电单元的同时复位处理 Rc 被执行且仅在最后子场 SF12 中执行消除处理 E 。

首先，在上述同时复位处理 Rc 中，第一和第二持续驱动器 7 和 8 同时地将图 43 中所示的复位脉冲 RPx 和 Rpy 分别施加给 PDP10 的行电极 X_1 至 X_n 及 Y_1 至 Y_n 。这些复位脉冲 RPx 和 Rpy 的施加将使 PDP10 的所有放电单元被复位和放电，在各放电单元中形成一预定的均匀的壁电荷。到时这将 PDP10 的所有放电单元设至上述“发光单元”。

接着，在像素数据写步骤 Wc 中，寻址驱动器 6 生成具有对应于由上述存储器 4 提供的显示驱动像素数据 DB 的逻辑电平的电压的一像素数据脉冲。寻址驱动器 6 顺序地将该数据脉冲逐行地提供给列电极 D_{1-m} 。也就是，首先，在子场 SF1 的像素数据写步骤 Wc 中，对应于该子场 SF1 的第一行的 DB_{11-1m} 被从上述显示驱动像素数据位 DB_{11-1m} 抽取。然后，包括对应于各个 DB_{11-1m} 的逻辑电平的 m 个像素数据脉冲的像素数据脉冲群 $DP1_1$ 被生成并被提供给列电极 D_{1-m} 。接着，对应于该子场 SF1 的第二行的 DB_{21-2m} 被从上述显示驱动像素数据位 DB_{11-1m} 抽取。然后，包括对应于各个 DB_{21-2m} 的逻辑电平的 m 个像素数据脉冲的像素数据脉冲群 $DP1_2$ 被生成并被提供给列电极 D_{1-m} 。类似地，在子场 SF1 的像素数据写步骤 Wc

中，用于一行的像素数据脉冲群 $DP1_3$ 至 $DP1_n$ 被顺序地提供给列电极 D_{1-m} 。接着，在子场 SF2 的像素数据写步骤 Wc 中，对应于该子场 SF2 的第一行的 $DB2_{11-1m}$ 被首先从上述显示驱动像素数据位 $DB2_{11-1m}$ 抽取。然后，包括对应于各个 $DB2_{11-1m}$ 的逻辑电平的 m 个像素数据脉冲的像素数据脉冲群 $DP2_1$ 被生成并被提供给列电极 D_{1-m} 。接着，对应于该子场 SF2 的第二行的 $DB2_{21-2m}$ 被从上述显示驱动像素数据位 $DB2_{11-1m}$ 抽取。然后，包括对应于各个 $DB2_{21-2m}$ 的逻辑电平的 m 个像素数据脉冲的像素数据脉冲群 $DP2_2$ 被生成并被提供给列电极 D_{1-m} 。类似地，在子场 SF2 的像素数据写步骤 Wc 中，用于一行的像素数据脉冲群 $DP2_3$ 至 $DP2_n$ 被顺序地提供给列电极 D_{1-m} 。类似地，在子场 SF3 至 SF12 的像素数据写步骤 Wc 中，寻址驱动器 6 将根据各自显示驱动像素数据位 $DB3_{11-1m}$ 至 $DB12_{11-1m}$ 生成的像素数据脉冲群 $DP3_{1-n}$ 至 $DP12_{1-n}$ 分别分配给子场 SF3 至 SF12。然后，寻址驱动器 6 将该像素数据脉冲群 $DP3_{1-n}$ 至 $DP12_{1-n}$ 提供给列电极 D_{1-m} 。顺便说，假定当显示驱动像素数据位 DB 具有逻辑电平“1”时，寻址驱动器 6 生成一高压像素数据脉冲，而当逻辑电平为“0”时，生成一低压（0 伏）像素数据脉冲。

而且，在像素数据写步骤 Wc 中，第二持续驱动器 8 在与如上所述的各像素数据脉冲群 DP 的施加定时相同的时间生成图 43 所示的负极性的扫描脉冲 SP。然后，第二持续驱动器 8 将扫描脉冲 SP 顺序地施加给行电极 Y_1 至 Y_n 。在此时，仅在位于施加扫描脉冲 SP 的“行”和施加高压像素数据脉冲的“列”的正交处的放电单元引起放电（选择消除放电）。保留在放电单元内的壁电荷被选择地消除。也就是，显示像素数据 GD 的各第一至第十二位确定是否应在各子场 SF1 至 SF12 的像素数据写步骤 Wc 中生成选择消除放电。选择消除放电使在上述同时复位处理 Rc 已被复位至“发光单元”的放电单元改变至“不发光单元”。另一方面，在施加低压像素数据脉冲的“列”

中形成的放电单元中不生成放电，且这样预设状态被持续。也就是，“不发光单元”的放电单元保持为“不发光单元”，而“发光单元”的放电单元保持为“发光单元”。这样，归因于对于各子场的象素数据写步骤 Wc ，紧接随后的发光持续步骤 Ic 允许设置其中生成持续放电的“发光单元”和其中不生成持续放电的“不发光单元”。

接着，在各子场的发光持续步骤 Ic 中，第一和第二持续驱动器 7 和 8 如图 43 所示交替地将正极性的持续脉冲 IPx 和 IPy 分别施加给行电极 X_1 至 X_n 和 Y_1 至 Y_n 。

在发光持续步骤 Ic 中施加的持续脉冲 IP 的次数根据分配给各子场的权重而被设置。另外，该次数根据从图 32 中所示的数据转换器 30 提供的亮度模式信号 LC 、和在上述输入选择器 3 被选择作为输入视频信号的视频信号的类型而不同。

图 16 示出当 TV 视频信号被选择作为输入视频信号时待在各子场 $SF1$ 至 $SF12$ 的发光持续步骤 Ic 被施加的持续脉冲 IP 的施加次数。顺便说，图 44A 和 44B 分别示出当对于各模式根据亮度模式信号 LC ，奇数场（奇数帧）被显示时和偶数场（偶数帧）被显示时待被施加的持续脉冲 IP 的施加次数。

另一方面，图 45A 示出当 PC 视频信号被选择作为输入视频信号时待在各子场 $SF1$ 至 $SF12$ 的发光持续步骤 Ic 被施加的持续脉冲 IP 的施加次数。顺便说，图 45A 和 45B 分别示出当对于各模式根据亮度模式信号 LC ，奇数场（奇数帧）被显示时和偶数场（偶数帧）被显示时待被施加的持续脉冲 IP 的施加次数。

取这种情况作为例子：规定 TV 信号作为输入视频信号的输入指定视频信号和指示亮度模式 1 的亮度模式信号 LC 中的各一被提供。在此情况下，驱动控制电路 2 将不同的定时信号依次提供给寻址驱动器 6、第一持续驱动器 7 和第二持续驱动器 8 以根据图 46A 和 46B 中所示的发光驱动序列实现动作。

顺便说，图 46A 和 46B 示出待被实现分别用于显示奇数场（奇数帧）和用于显示偶数场（偶数帧）的发光驱动序列。

也就是说，当输入指定视频信号是 TV 信号且具有亮度模式 1 时，在各自子场 SF1 至 SF12 的发光持续步骤 Ic 施加持续脉冲 IP 的次数比如下。

也就是，如图 46A 中所示，当奇数场（奇数帧）被显示时，

SF1: 2

SF2: 2

SF3: 6

SF4: 8

SF5: 11

SF6: 17

SF7: 22

SF8: 28

SF9: 35

SF10: 43

SF11: 51

SF12: 30

另一方面，如图 46B 中所示，当偶数场（偶数帧）被显示时，

SF1: 1

SF2: 2

SF3: 4

SF4: 6

SF5: 10

SF6: 14

SF7: 19

SF8: 25

SF9: 31

SF10: 39

SF11: 47

SF12: 57

另一方面，取这种情况作为例子：规定 PC 视频信号作为输入视频信号的输入指定视频信号和指示亮度模式 1 的亮度模式信号 LC 中的各一被提供。在此情况下，驱动控制电路 2 将不同的定时信号依次提供给寻址驱动器 6、第一持续驱动器 7 和第二持续驱动器 8 以根据图 47A 和 47B 中所示的发光驱动序列实现动作。

顺便说，图 47A 和 47B 示出待被实现分别用于显示奇数场（奇数帧）和用于显示偶数场（偶数帧）的发光驱动序列。

也就是说，当输入指定视频信号是 PC 视频信号且具有亮度模式 1 时，在各自子场 SF1 至 SF12 的发光持续步骤 Ic 施加持续脉冲 IP 的次数比如下。

也就是，如图 47A 中所示，当奇数场（奇数帧）被显示时，

SF1: 1

SF2: 2

SF3: 4

SF4: 7

SF5: 11

SF6: 14

SF7: 20

SF8: 25

SF9: 33

SF10: 40

SF11: 48

SF12: 50

另一方面，如图 47B 中所示，当偶数场（偶数帧）被显示时，

SF1: 1

SF2: 2

SF3: 4

SF4: 6

SF5: 10

SF6: 14

SF7: 19

SF8: 25

SF9: 31

SF10: 39

SF11: 47

SF12: 57

在此时，在各自子场 SF1 至 SF12 待被施加的持续脉冲 IP 的施加次数比是非线性的（即反伽马比， $Y=X^{2.2}$ ）。这使得对预先施加给输入视频信号的非线性特性（伽马特性）进行补偿。顺便说，在上述各子场 SF1 至 SF12 中负责低亮度发光的子场数被使大于负责高亮度发光的子场数。也就是说，负责施加了持续脉冲 IP25 次或更少的相对低亮度发光的子场是 8 个子场，从 SF1 至 SF8，并在数量上多于负责高亮度发光的子场 SF9 至 SF12。

然后，仅在最后的子场 SF12 执行消除处理 E。

在消除处理 E 中，地址驱动器 6 生成如图 43 所示的具有正极性的一消除脉冲 AP 以将其提供给列电极 $D_{1..m}$ 。而且，第二持续驱动器 8 在消除脉冲 AP 的施加定时的同时生成具有正极性的消除脉冲 EP 以将它提供给各自行电极 Y_1 至 Y_n 。消除脉冲 AP 和 EP 的同时施加使得在 PDP10 的所有放电单元中生成消除放电，允许所有放电单元中保留的壁电荷消失。也就是，执行消除放电使得 PDP10 的所有放

电单元被改变成“不发光单元”。

在上述中，在图 46A、46B 和图 47A、47B 中所示的各子场中，仅在像素数据写步骤 Wc 中已被设至“发光单元”的放电单元重复持续放电以在其后马上执行的发光持续步骤 Ic 根据上述次数比持续发光状态该次数。

在此时，通过图 42 中所示的显示驱动像素数据 GD 确定在各子场的各放电单元被设至“发光单元”或“不发光单元”。也就是，显示驱动像素数据 GD 的各位 1 至 12 分别对应于子场 SF1 至 SF12。这样，仅当一位例如具有逻辑电平“1”时，在对应于该位的该数字的子场的像素数据写步骤 Wc 中生成选择消除放电且因此该放电单元被设至“不发光单元”。另一方面，当该位具有逻辑电平“0”时，上述选择消除放电不被生成且因此当前状态被持续。也就是，一“不发光单元”的放电单元保持为一“不发光单元”，同时一“发光单元”的放电单元保持为一“发光单元”。在此时，仅在头部子场 SF1 的仅同时复位处理 Rc 可具有在子场 SF1 至 SF12 中将一放电单元从“不发光单元”变成“发光单元”的一机会。因此，在完成同时复位处理 Rc 后，通过在任一子场 SF1 至 SF12 的像素数据写步骤 Wc 中生成的选择消除放电被改变至一“不发光单元”的放电单元在此场中将不再改变成一“发光单元”。因此，根据图 42 中所示的显示驱动像素数据 GD 的数据图形，各放电单元保持为一“发光单元”达一周期直至在由图 42 的黑圈示出的子场生成选择消除放电。该放电单元在该周期中出现的，由白圈指示的各子场的发光持续步骤 Ic 实现持续放电达上述次数。

如图 42 所示，这允许当在亮度模式 1 中，奇数场被以作为输入视频信号的 TV 信号进行显示时，灰度驱动具有以下 13 级半色调的亮度表示。也就是，{0:2:4:10:18:29:46:68:96:131:174:225:255}。

当偶数场（偶数帧）被显示时，具有以下 13 级半色调的亮度表

示的灰度驱动被实现。也就是，
{0:1:3:7:13:23:37:56:81:112:151:198:255}。

图 48 示出当输入视频信号是 TV 信号时，响应于该输入视频信号和各自输入视频信号待被实际地显示在 PDP10 上的一画面图象的显示亮度与该输入视频信号之间的对应性。

参见图 48，“□”是根据图 46A 中所示的发光驱动序列通过灰度驱动所获得的灰度亮度点，而“◇”是根据图 46B 中所示的发光驱动序列通过灰度驱动所获得的灰度亮度点。

如图 48 所示，当输入视频信号是 TV 信号时，通过在交替场(帧)进行转换而实现如图 46A 和 46B 中所示的发光驱动序列。根据该驱动，通过发光驱动序列中的一个所获得的两灰度亮度点之间中的一位置被加上通过另一发光驱动序列获得的灰度亮度点。

顺便说，在图 48 中，相互相邻的灰度亮度点之间，即一“□”和一“◇”之间的亮度通过上述误差扩散处理和例如抖颤处理的多级灰度处理而被获得。

图 49 示出在图 48 的区域 E1 中，通过图 46A 中所示的发光驱动序列所获得的灰度亮度点(“□”)、通过图 46B 中所示的发光驱动序列所获得的灰度亮度点(“◇”)、通过误差扩散处理所获得的灰度亮度点(“•”)和通过抖颤处理所获得的灰度亮度点(“■”)之间的位置关系。

在此时，如图 49 所示，通过上述抖颤处理显然获得的各自灰度亮度点(“■”)的部分具有与通过执行图 46A 和 46B 所示的发光驱动序列所获得的灰度亮度点(“□”)相同的亮度级。

因此，在采用象具有相对低的 S/N 的 TV 信号的一输入视频信号的情况下，借助于相对于时间的一整数的效果，闪烁被压制且抖颤噪声被减少。同时，借助于上述误差扩散处理和抖颤处理，半色调的级数被明显增多。

另一方面，如图 14 所示，当输入视频信号是具有相对高的 S/N 的 PC 视频信号时，以下 13 级半色调的亮度表示被实现以显示奇数场（奇数帧），也就是，{0:1:3:7:14:25:39:59:84:117:157:205:255}。

当偶数场（偶数帧）被显示时，具有以下 13 级半色调的亮度表示的灰度驱动被实现，也就是，{0:1:3:7:13:23:37:56:81:112:151:198:255}。

图 50 示出当输入视频信号是 PC 视频信号时，响应于该输入视频信号待被实际地显示在 PDP10 上的一画面图象的显示亮度与该输入视频信号之间的对应性。

参见图 50，“□”是根据图 47A 中所示的发光驱动序列通过灰度驱动所获得的灰度亮度点，而“◇”是根据图 47B 中所示的发光驱动序列通过灰度驱动所获得的灰度亮度点。

如图 50 所示，当输入视频信号是 PC 视频信号时，其的图 47A 和 47B 中所示的灰度亮度点被相互轻微位移的发光驱动序列在各场（帧）被交替转换。根据该驱动，通过发光驱动序列中的一个所获得的两灰度亮度点之间的多个灰度亮度点中一个附近的一位置被加上通过另一发光驱动序列获得的灰度亮度点。

顺便说，在图 50 中，除由灰度亮度点“□”和“◇”指示的亮度之外的其他亮度通过上述误差扩散处理和例如抖动处理的多级灰度处理而被获得。

图 51 示出在图 50 的区域 E2 中，通过图 47A 中所示的发光驱动序列所获得的灰度亮度点（“□”）、通过图 47B 中所示的发光驱动序列所获得的灰度亮度点（“◇”）、通过误差扩散处理所获得的灰度亮度点（“●”）和通过抖动处理所获得的灰度亮度点（“■”）之间的位置关系。

如上所述，当 PC 视频信号被规定为一输入信号时，图 41 中所示的三位的抖动系数 a 至 d（a=0，b=2，c=4，和 d=6）在其抖动处

理中被使用。因此，如图 51 中所示，在由误差扩散处理获得的灰度亮度点的各自分布中产生天然的（crude）密度。

因此，如图 51 所示，通过上述误差扩散处理和抖颤处理明显获得的各自灰度亮度点与通过图 47A 和 47B 中所示的发光驱动序列所获得的各自灰度亮度点在亮度级上不同。

因此，由于相对于时间的一整数的效果，可见的半色调的显示级数相比于图 46A 和 47B 中所示的发光驱动序列（当指定 TV 信号作为输入视频信号时所使用的）的情况增加约两倍。

也就是，当带有相对高 S/N 比的视频信号例如 PC 视频信号被指定作为输入时，通过误差扩散处理和抖颤处理所获得的一显然的灰度亮度点相对于通过实现图 47A 和 47B 中所示的发光驱动序列所获得的灰度亮度点被位移。这使得以一明白的方式显著地提高了待被表示的半色调的级数。

顺便说，上述实施例描述了一种情况：一种使得壁电荷预先在各自放电单元中被积累以将所有放电单元设置成发光单元且然后通过响应于像素数据选择地消除这些壁电荷而写像素数据的方法，也就是，所谓的选择消除寻址方法被采用作为像素数据写方法。

然而，本发明还类似地可应用于这样的情况：一种使得壁电荷响应于像素数据被选择地积累的方法，即所谓的选择写寻址方法被采用作为像素数据写方法。

图 52 示出通过上述寻址驱动器 6、第一和第二持续驱动器 7 和 8 被施加给列电极 D_1 至 D_m 和行电极 X_1 至 X_n 的各自不同的驱动脉冲的施加定时的一例子。

而且，图 53A 和 53B 示出当采用选择写寻址方法，TV 信号被指定作为输入视频信号时待被实现的发光驱动序列。图 54A 和 54B 示出当 PC 视频信号被指定作为输入视频信号时待被实现的发光驱动序列。顺便说，图 53A 和 54A 示出当奇数场（奇数帧）被显示时

待被实现的发光驱动序列，而图 53B 和图 54B 示出当偶数场（偶数帧）被显示时待被实现的发光驱动序列。

而且，图 55 示出在图 36 中所示的第二数据转换器 34 中使用的转换表和当采用选择写寻址方法时在一场周期内待被实现的所有发光图形。

在上述中，如图 52 所述，当采用选择写寻址方法时，在头部子场 SF12 的同时复位处理 Rc 中，第一和第二持续驱动器 7 和 8 首先同时将复位脉冲 RP_x 和 RP_y 分别施加给 PDP10 的行电极 X 和 Y。这使得复位 PDP10 的所有放电单元中的放电并引起各自放电单元（R₁）中的壁电荷的强制的积累。紧接其后，第一持续驱动器 7 同时地对 PDP10 的行电极 X₁ 至 X_n 施加消除脉冲 EP，从而消除在所有放电单元（R₂）中积累的上述壁电荷。也就是，执行图 52 中所示的同时复位处理使得 PDP10 的所有放电单元到时被复位至“不发光单元”。

因此，在像素数据写步骤 Wc 中，寻址驱动器 6 生成一像素数据脉冲，该像素数据脉冲具有对应于由上述存储器 5 提供的显示驱动像素数据位 DB 的逻辑电平的一电压。寻址驱动器 6 顺序地将数据脉冲逐行地提供给列电极 D_{1-m}。也就是，首先，在子场 SF12 的像素数据写步骤 Wc 中，对应于该子场的第一行的 DB12_{11-1m} 从上述显示驱动像素数据位 DB12_{11-1m} 抽取。然后，包括对应于各自 DB12_{11-1m} 的逻辑电平的 m 个像素数据脉冲的像素数据脉冲群 DP12₁ 被生成并提供给列电极 D_{1-m}。接着，对应于该子场的第二行的 DB12_{21-1m} 被从上述显示驱动像素数据位 DB12_{21-1m} 抽取。然后，包括对应于各自 DB12_{21-2m} 的逻辑电平的 m 个像素数据脉冲的像素数据脉冲群 DP12₂ 被生成并提供给列电极 D_{1-m}。类似地，在子场 SF12 的像素数据写步骤 Wc 中，用于一行的像素数据脉冲群 DP12₃ 至 DP12_n 被顺序地提供给列电极 D_{1-m}。接着，在子场 SF11 的像素数据写步骤 Wc

中，对应于该子场的第一行的 $DB11_{11-1m}$ 从上述显示驱动像素数据位 $DB11_{11-1m}$ 抽取。然后，包括对应于各自 $DB11_{11-1m}$ 的逻辑电平的 m 个像素数据脉冲的像素数据脉冲群 $DP11_1$ 被生成并提供给列电极 D_{1-m} 。接着，对应于该子场的第二行的 $DB11_{21-2m}$ 被从上述显示驱动像素数据位 $DB11_{21-2m}$ 抽取。然后，包括对应于各自 $DB11_{21-2m}$ 的逻辑电平的 m 个像素数据脉冲的像素数据脉冲群 $DP11_2$ 被生成并提供给列电极 D_{1-m} 。类似地，在子场 $SF11$ 的像素数据写步骤 Wc 中，用于一行的像素数据脉冲群 $DP11_3$ 至 $DP11_n$ 被顺序地提供给列电极 D_{1-m} 。类似地，在子场 $SF10$ 至 $SF1$ 的像素数据写步骤 Wc 中，寻址驱动器 6 将根据各自显示驱动像素数据位 $DB10_{11-1m}$ 至 $DB1_{11-1m}$ 生成的像素数据脉冲群 $DP10_{1-n}$ 至 $DP1_{1-n}$ 分别分配给子场 $SF10$ 至 $SF1$ 。然后，寻址驱动器 6 将像素数据脉冲群 $DP3_{1-n}$ 至 $DP12_{1-n}$ 提供给列电极 D_{1-m} 。顺便说，假定当显示驱动像素数据位 DB 具有逻辑电平“1”时，寻址驱动器 6 生成一高压像素数据脉冲，而当逻辑电平是“0”时生成一低压（0 伏）像素数据脉冲。

而且，在像素数据写步骤 Wc 中，在与各像素数据脉冲群 DP 的施加定时的相同时间，第二持续驱动器 8 生成图 52 中所示的负极性的扫描脉冲 SP 。然后，第二持续驱动器 8 顺序地将扫描脉冲 SP 施加给行电极 Y_1 至 Y_n 。在此时，仅在被提供扫描脉冲 SP 的“行”和被提供高压像素数据脉冲的“列”的正交处的那些放电单元产生放电（选择写放电）。在放电单元中选择地积累壁电荷。该选择写放电导致在上述同时复位处理被复位至“不发光单元”的放电单元被改变成“发光单元”。另一方面，在施加低压像素数据脉冲的“列”中形成的放电单元中不产生放电，且因此当前状态被持续。也就是，“不发光单元”的放电单元保持为“不发光单元”，而“发光单元”的放电单元保持为“发光单元”。这样，紧接后续的发光持续步骤 Ic 允许设置其中生成持续放电的“发光单元”和其中不生成持续放电的

“不发光单元”。

接着，在各子场的发光持续步骤 Ic 中，第一和第二持续驱动器 7 和 8 如图 52 所示地将正极性的持续脉冲 IPx 和 IPy 交替地分别施加给行电极 X₁ 至 X_n 和 Y₁ 至 Y_n。然后在各子场的发光持续步骤 Ic 中应被施加的持续脉冲的次数根据被选择作为输入视频信号的视频信号的类型而改变，如图 53A 和 53B 或图 54A 和 54B 所示。

如图 52 所示，当采用选择写寻址方法时，仅在最后的子场 SF1 实现消除处理 E。

在消除处理 E 中，寻址驱动器 6 生成图 52 中所示的带有负极性的消除脉冲 EP 并同时地将脉冲 EP 提供给各自行电极 Y₁ 至 Y_n。消除脉冲的同时施加使得在 PDP10 的所有的放电单元中生成消除放电且因此保留在所有的放电单元中的壁电荷消失。也就是，该消除放电使得 PDP10 的所有放电单元改变成“不发光单元”。

在上述中，在图 53A 和 53B 或图 54A 和 54B 所示的各子场的像素数据写步骤 Wc 中，仅已被设至“发光单元”的放电单元重复持续放电达这些图中所述的次数以在发光持续步骤 Ic（在后被执行）中持续发光状态。

在此时，通过图 27 中所示的显示驱动像素数据 GD 确定放电单元在各子场的像素数据写步骤 Wc 被设至“发光单元”或“不发光单元”。也就是，显示驱动像素数据 GD 的各位 1 至 12 分别对应于子场 SF1 至 SF12。这样，仅当一位例如具有逻辑电平“1”时，在对应于该位的该数字的子场的像素数据写步骤 Wc 中生成选择写放电且因此该放电单元被设至“发光单元”。另一方面，当该位具有逻辑电平“0”时，上述选择写放电不被生成且因此当前状态被持续。也就是，一“不发光单元”的放电单元保持为一“不发光单元”，而一“发光单元”的放电单元保持为一“发光单元”。在此时，仅在头部子场 SF12 的仅同时复位处理 Rc 可具有将一放电单元从“发光单

元”变成“不发光单元”的一机会。因此，在完成同时复位处理 Rc 后，通过在任一子场 SF12 至 SF1 的像素数据写步骤 Wc 中生成的选择写放电被改变至一“发光单元”的放电单元在此场中将不再改变成一“不发光单元”。因此，根据图 55 中所示的显示驱动像素数据 GD 的数据图形，各放电单元保持为一“不发光单元”达一周期直至由图 27 的黑圈示出的子场生成选择写放电。该放电单元在这些黑圈之后的各自子场的发光持续步骤 Ic 重复持续放电达图 53A 和 53B 或图 54A 和 54B 中所述的次数以持续放电发光状态。

如图 55 所示，这允许当在亮度模式 1 中，奇数场（奇数帧）被用作输入视频信号的 TV 信号进行显示时，灰度驱动具有以下 13 级半色调的亮度表示。也就是，{0:2:4:10:18:29:46:68:96:131:174:225:255}。

当偶数场（偶数帧）被显示时，具有以下 13 级半色调的亮度表示的灰度驱动被实现。也就是，{0:1:3:7:13:23:37:56:81:112:151:198:255}。

另一方面，如图 27 所示，当奇数场（奇数帧）被用作输入视频信号的 PC 视频信号进行显示时，灰度驱动具有以下 13 级半色调的亮度表示。也就是，{0:1:3:7:14:25:39:59:84:117:157:205:255}。

当偶数场（偶数帧）被显示时，具有以下 13 级半色调的亮度表示的灰度驱动被实现。也就是，{0:1:3:7:13:23:37:56:81:112:151:198:255}。

在此时，通过灰度驱动的亮度表示与采用选择消除寻址方法作为像素数据写方法的情况中的相同。

因此，即使采用选择写寻址方法，以与采用选择消除寻址方法的情况相同的方法，半色调的视在级数可根据被指定作为输入信号的视频信号的种类而被明显的增多。

而且，在上述实施例中，选择消除（写）放电将通过在子场 SF1

至 1SF12 的像素数据写步骤 Wc 之一中扫描脉冲 SP 和高压像素数据脉冲的同时施加而被生成。然而，放电单元中保留的减少量的带电颗粒可以一普通的方式使选择消除（写）放电被生成。这可使放电单元中的壁电荷不以一普通的方式被消除（积累）。在此时，即使 A/D 转换的像素数据示出低亮度，对应于最大亮度的发光被实现，这样出现显示质量被显著降低的问题。

因此，第二数据转换器 34 中使用的转换表被从图 42 和 55 中所示的改变至图 56 和 57 中所示的用于实现灰度驱动。顺便说，图 56 示出当采用选择消除寻址方法时第二数据转换器 34 中使用的转换表，和在一场周期中待被实现的发光驱动图形。图 57 示出当采用选择写寻址方法时第二数据转换器 34 中使用的转换表，和在一场周期中待被实现的发光驱动图形。在上述中，图 56 和 57 中所示的“*”指示逻辑电平“1”或“0”中任一可被选择，且三角形标记指示仅当“*”是逻辑电平“1”时选择消除（写）放电被实现。

根据图 56 和 57 中所示的显示驱动像素数据 GD，“选择消除（写）放电”被连续地实现两次。换言之，由于初始的选择消除（写）放电可能不能写像素数据，选择消除（写）放电至少在后续子场之一中被重复。这确保像素数据写并防止偶然的发光。

如在上述中所述，根据本发明的驱动方法允许根据输入视频信号的类型，选择地实现第一驱动图形或第二驱动图形。第一驱动图形被使得可通过逐场（逐帧）地在第一和第二发光驱动序列之间交替地转换而被实现，第一和第二发光驱动序列具有在一场（一帧）周期期间的各发光持续步骤执行的不同的发光次数比。第二驱动图形被使得可通过逐场（逐帧）地在第三和第四发光驱动序列之间交替地转换而被实现，第三和第四发光驱动序列具有在各发光持续步骤执行的不同的发光次数比。

在此时，当输入视频信号的类型是 TV 信号且上述第一驱动图形

被选择地实现时，通过上述第一发光序列获得的灰度亮度点被指定具有与通过执行上述第二发光驱动序列的例如误差扩散和抖颤处理的多级灰度处理而显然获得的相同的亮度级。另一方面，当输入视频信号的类型是 PC 视频信号且上述第二驱动图形被选择地实现时，通过上述第三发光序列获得的灰度亮度点被指定具有与通过执行上述第四发光驱动序列的例如误差扩散和抖颤处理的多级灰度处理而显然获得的相同的亮度级。

因此，当根据具有相对低的 S/N 比的视频信号，例如 TV 信号而提供显示时，半色调的视在级数可借助于例如误差扩散和抖颤处理的多级灰度处理而被增多。同时，由于抖颤而致闪烁和噪声被防止产生。另一方面，当根据具有相对高的 S/N 比的视频信号，例如 PC 视频信号而提供显示时，半色调的视在级数可借助于例如误差扩散和抖颤处理的多级灰度处理而被增多至约两倍。

说明书附图

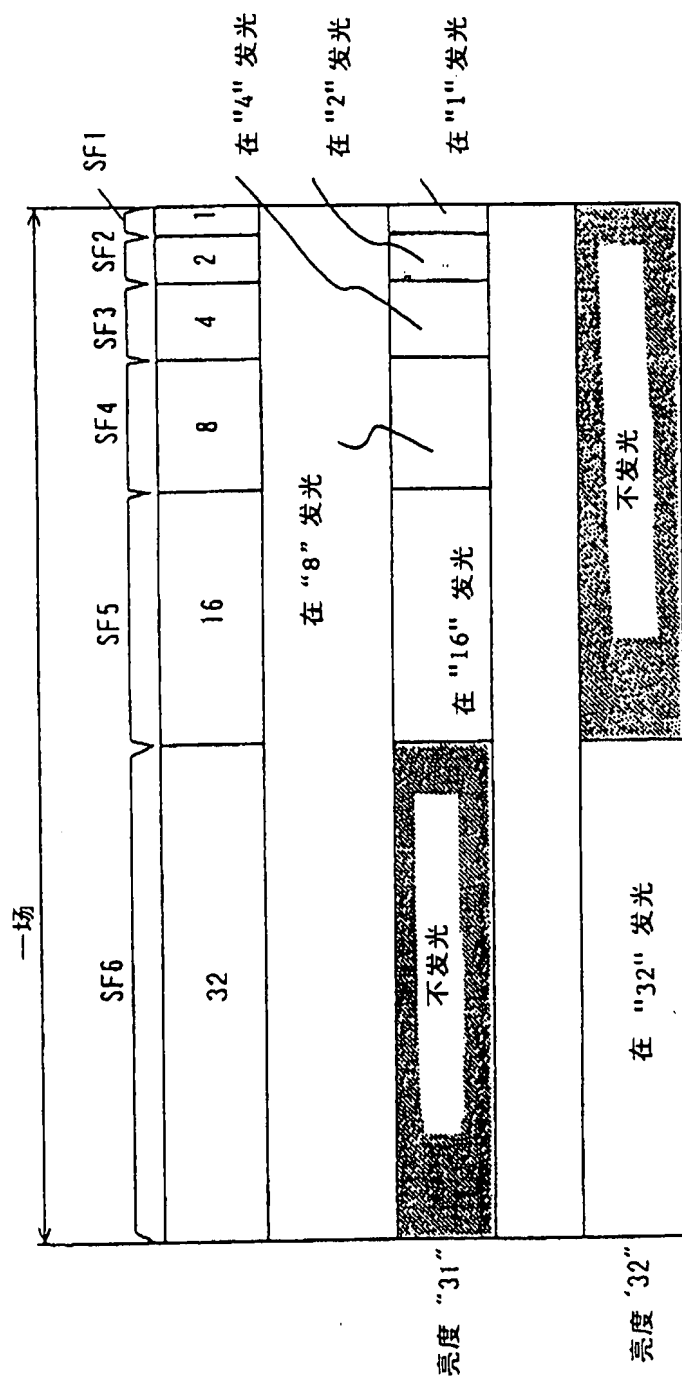


图1

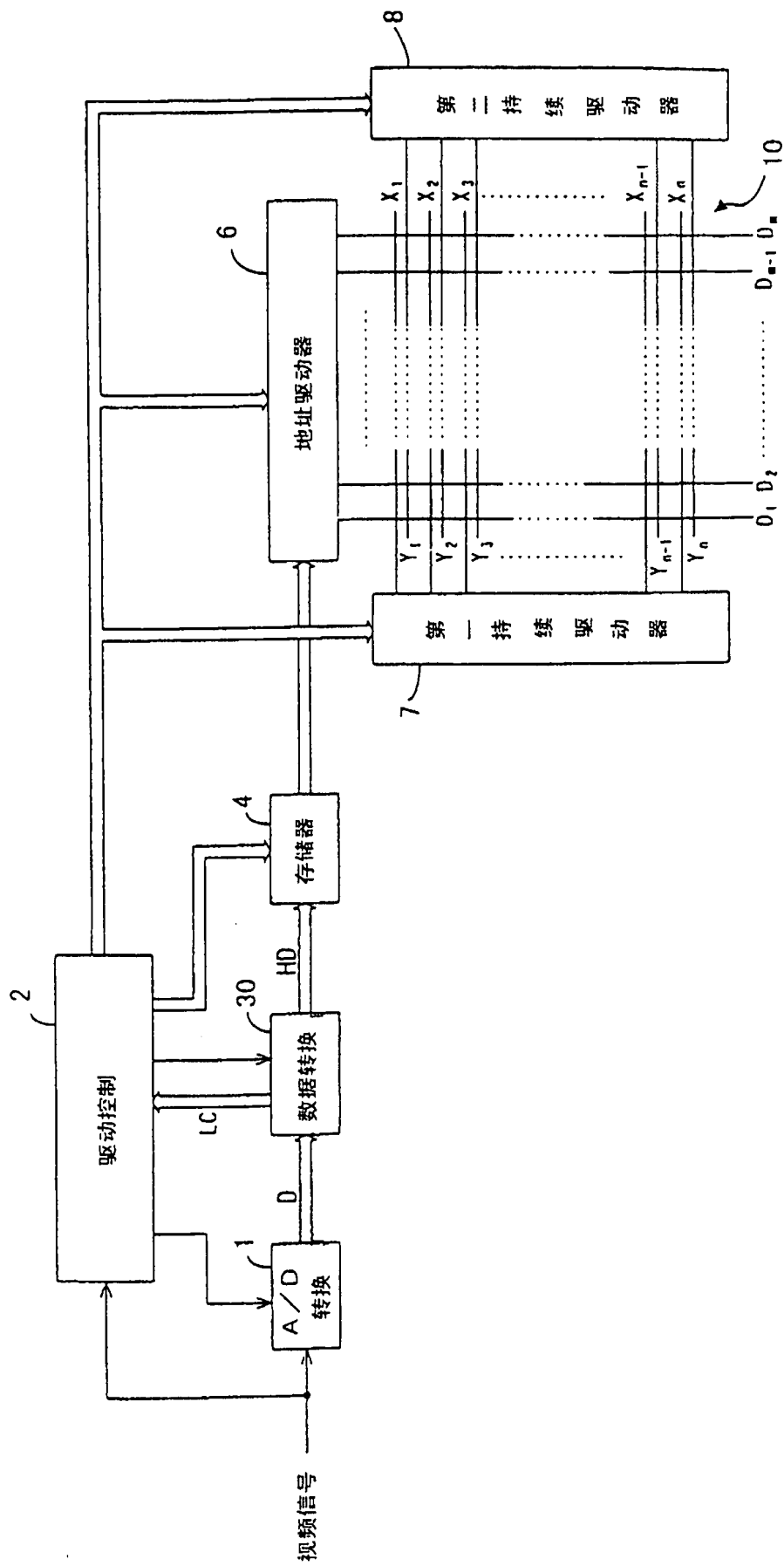
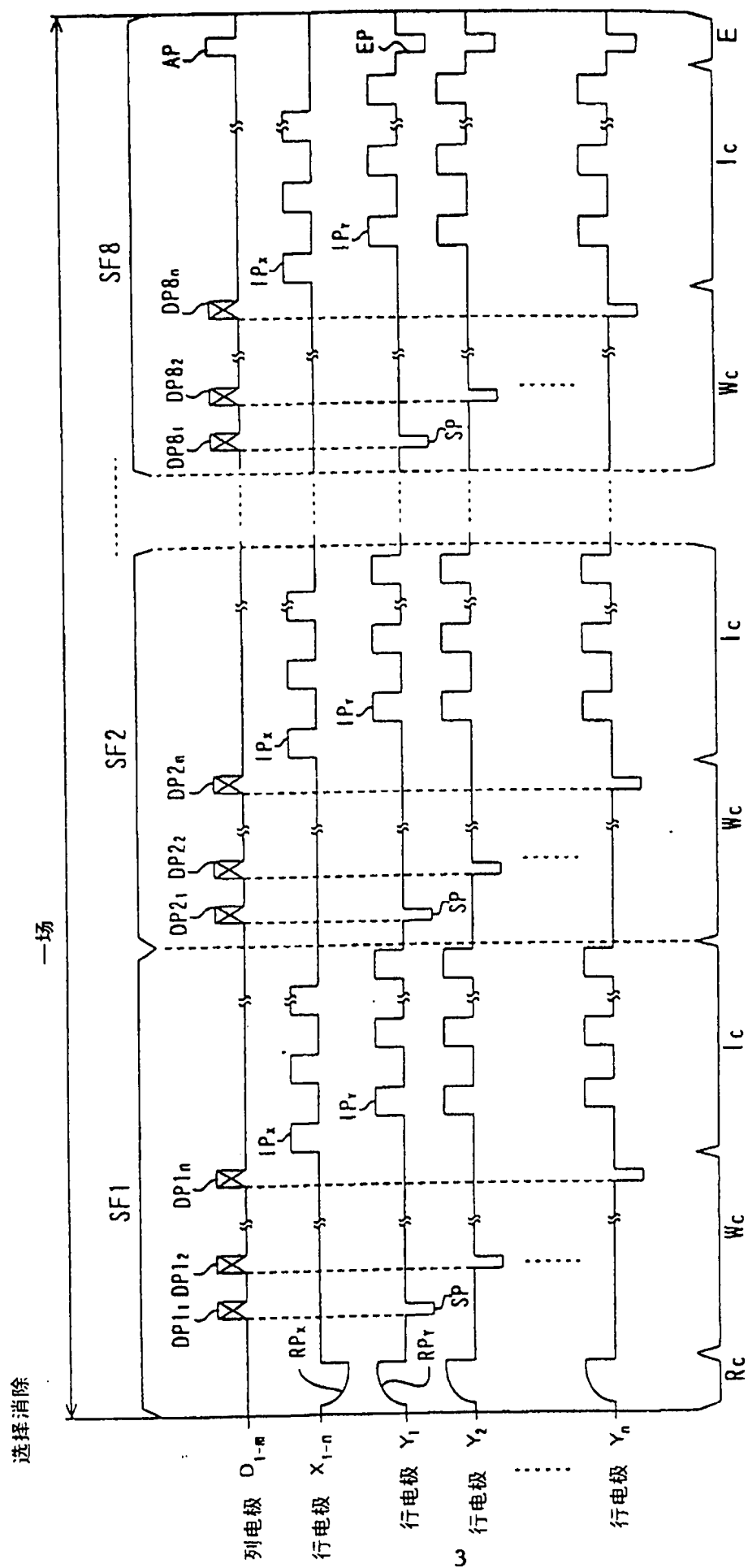


图2



3

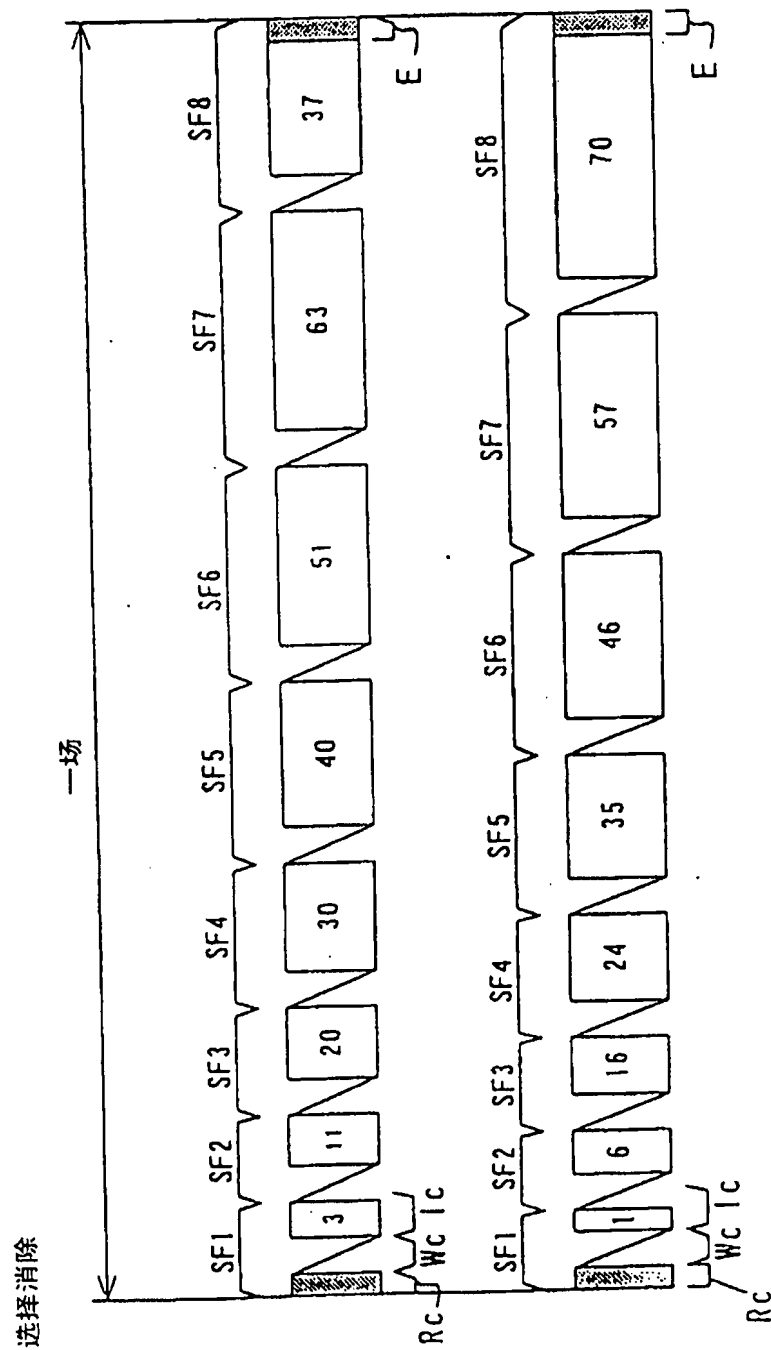



图4A

驱动模式 (A)

图4B

驱动模式 (B)

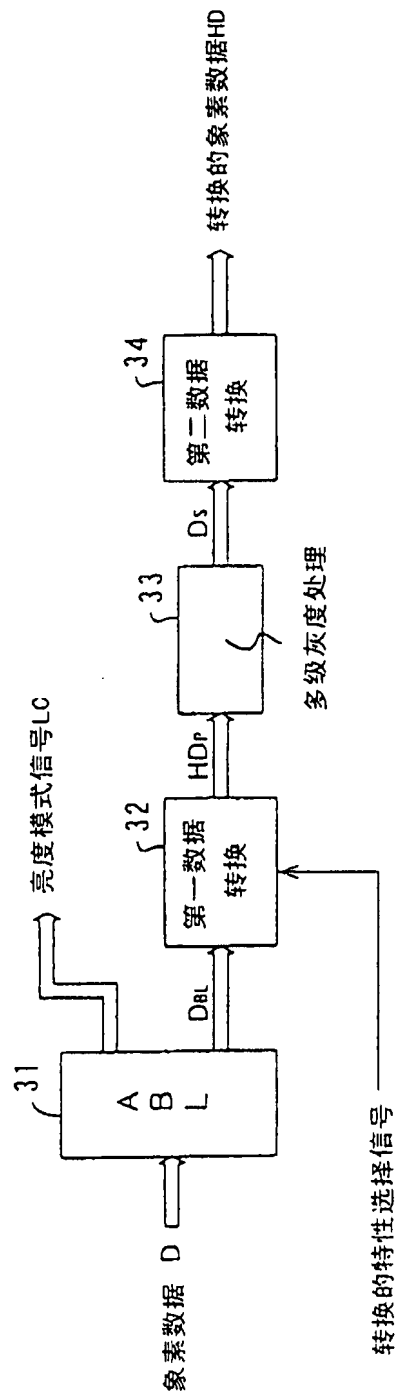


图6

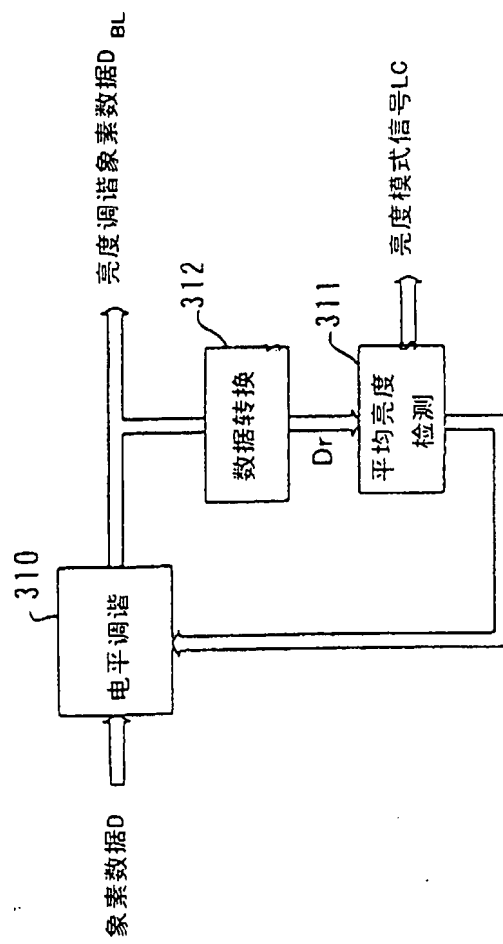


图7

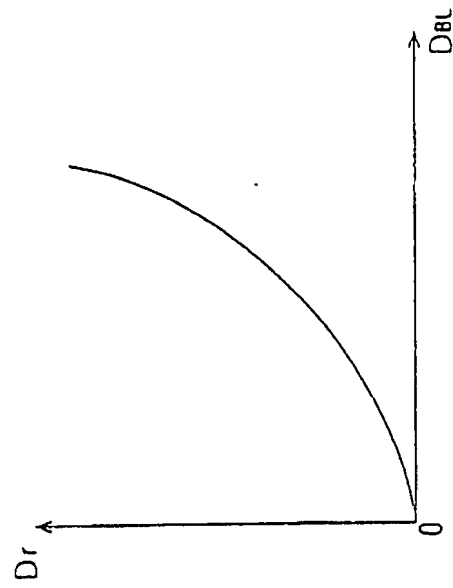


图8

LC	SF1	SF2	SF3	SF4	SF5	SF6	SF7	SF8
模式 1	3	11	20	30	40	51	63	37
模式 2	6	22	40	60	80	102	126	74
模式 3	9	33	60	90	120	153	189	111
模式 4	12	44	80	120	160	204	252	148

驱动模式 (A)

图 9A

LC	SF1	SF2	SF3	SF4	SF5	SF6	SF7	SF8
模式 1	1	6	16	24	35	46	57	70
模式 2	2	12	32	48	70	92	114	140
模式 3	3	18	48	72	105	138	171	210
模式 4	4	24	64	96	140	184	228	280

驱动模式 (B)

图 9B

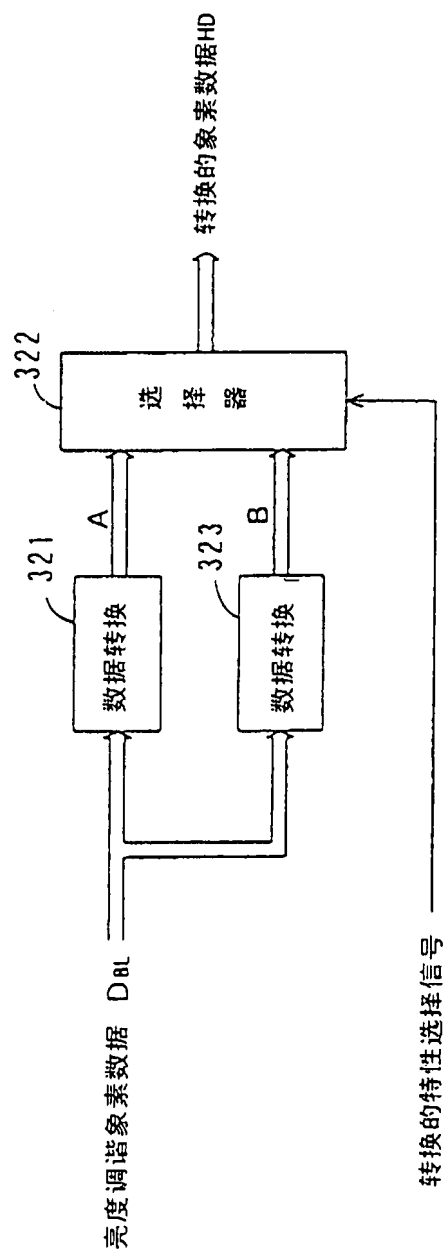


图10

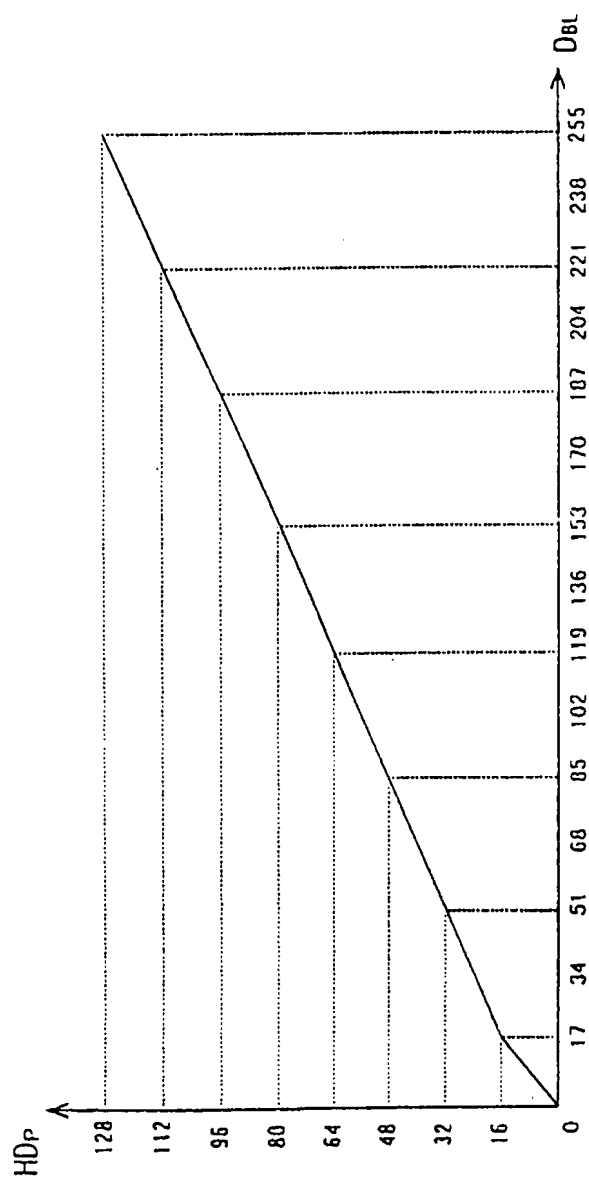


图 11

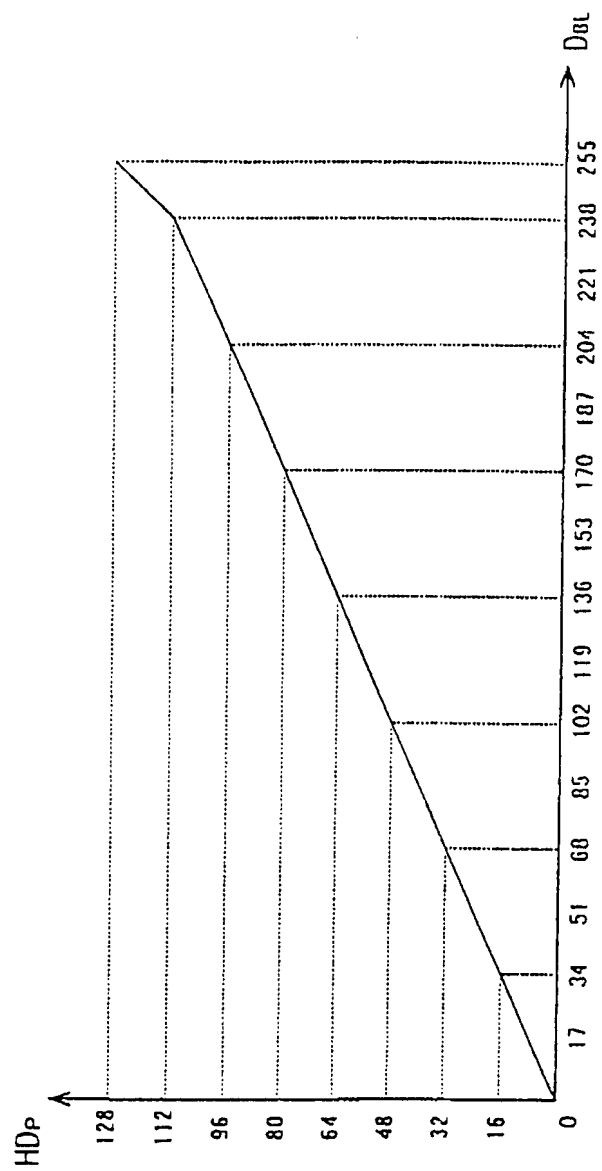


图12

级	D _{BL}	A	B		D _{BL}	A	B
0	00000000	00000000	00000000	64	01000000	00100110	00011110
1	00000001	00000000	00000000	65	01000001	00100110	00011110
2	00000010	00000001	00000000	66	01000010	00100111	00011111
3	00000011	00000010	00000001	67	01000011	00100111	00011111
4	00000100	00000011	00000001	68	01000100	00101000	00100000
5	00000101	00000100	00000010	69	01000101	00101000	00100000
6	00000110	00000101	00000010	70	01000110	00101001	00100000
7	00000111	00000110	00000011	71	01000111	00101001	00100001
8	00001000	00000111	00000011	72	01001000	00101001	00100001
9	00001001	00001000	00000100	73	01001001	00101010	00100010
10	00001010	00001001	00000100	74	01001010	00101010	00100010
11	00001011	00001010	00000101	75	01001011	00101011	00100011
12	00001100	00001011	00000101	76	01001100	00101011	00100011
13	00001101	00001100	00000110	77	01001101	00101100	00100100
14	00001110	00001101	00000110	78	01001110	00101100	00100100
15	00001111	00001110	00000111	79	01001111	00101101	00100101
16	00010000	00001111	00000111	80	01010000	00101101	00100101
17	00010001	00010000	00001000	81	01010001	00101110	00100110
18	00010010	00010001	00001000	82	01010010	00101110	00100110
19	00010011	00010001	00001001	83	01010011	00101111	00100111
20	00010100	00010001	00001001	84	01010100	00101111	00100111
21	00010101	00010001	00001001	85	01010101	00110000	00101000
22	00010110	00010010	00001010	86	01010110	00110000	00101000
23	00010111	00010010	00001010	87	01010111	00110000	00101000
24	00011000	00010011	00001011	88	01011000	00110001	00101001
25	00011001	00010011	00001011	89	01011001	00110001	00101001
26	00011010	00010100	00001100	90	01011010	00110010	00101010
27	00011011	00010100	00001100	91	01011011	00110010	00101010
28	00011100	00010101	00001101	92	01011100	00110011	00101011
29	00011101	00010101	00001101	93	01011101	00110011	00101011
30	00011110	00010110	00001110	94	01011110	00110100	00101100
31	00011111	00010110	00001110	95	01011111	00110100	00101100
32	00100000	00010111	00001111	96	01100000	00110101	00101101
33	00100001	00010111	00001111	97	01100001	00110101	00101101
34	00100010	00011000	00010000	98	01100010	00110110	00101110
35	00100011	00011000	00010000	99	01100011	00110110	00101110
36	00100100	00011000	00010000	100	01100100	00110111	00101111
37	00100101	00011001	00010001	101	01100101	00110111	00101111
38	00100110	00011001	00010001	102	01100110	00111000	00110000
39	00100111	00011010	00010010	103	01100111	00111000	00110000
40	00101000	00011010	00010010	104	01101000	00111000	00110000
41	00101001	00011011	00010011	105	01101001	00111001	00110001
42	00101010	00011011	00010011	106	01101010	00111001	00110001
43	00101011	00011100	00010100	107	01101011	00111010	00110010
44	00101100	00011100	00010100	108	01101100	00111010	00110010
45	00101101	00011101	00010101	109	01101101	00111011	00110011
46	00101110	00011101	00010101	110	01101110	00111011	00110011
47	00101111	00011110	00010110	111	01101111	00111100	00110100
48	00110000	00011110	00010110	112	01110000	00111100	00110100
49	00110001	00011111	00010111	113	01110001	00111101	00110101
50	00110010	00011111	00010111	114	01110010	00111101	00110101
51	00110011	00100000	00011000	115	01110011	00111110	00110110
52	00110100	00100000	00011000	116	01110100	00111110	00110110
53	00110101	00100000	00011000	117	01110101	00111111	00110111
54	00110110	00100001	00011001	118	01110110	00111111	00110111
55	00110111	00100001	00011001	119	01110111	01000000	00111000
56	00111000	00100010	00011010	120	01111000	01000000	00111000
57	00111001	00100010	00011010	121	01111001	01000000	00111000
58	00111010	00100011	00011011	122	01111010	01000001	00111001
59	00111011	00100011	00011011	123	01111011	01000001	00111001
60	00111100	00100100	00011100	124	01111100	01000010	00111010
61	00111101	00100100	00011100	125	01111101	01000010	00111010
62	00111110	00100101	00011101	126	01111110	01000011	00111011
63	00111111	00100101	00011101	127	01111111	01000011	00111011

图13

级	D _{BL}	A	B		D _{BL}	A	B
128	10000000	01000100	00111100	192	11000000	01100010	01011010
129	10000001	01000100	00111100	193	11000001	01100010	01011010
130	10000010	01000101	00111101	194	11000010	01100011	01011011
131	10000011	01000101	00111101	195	11000011	01100011	01011011
132	10000100	01000110	00111110	196	11000100	01100100	01011100
133	10000101	01000110	00111110	197	11000101	01100100	01011100
134	10000110	01000111	00111111	198	11000110	01100101	01011101
135	10000111	01000111	00111111	199	11000111	01100101	01011101
136	10001000	01001000	01000000	200	11001000	01100110	01011110
137	10001001	01001000	01000000	201	11001001	01100110	01011110
138	10001010	01001000	01000000	202	11001010	01100111	01011111
139	10001011	01001001	01000001	203	11001011	01100111	01011111
140	10001100	01001001	01000001	204	11001100	01101000	01100000
141	10001101	01001010	01000010	205	11001101	01101000	01100000
142	10001110	01001010	01000010	206	11001110	01101000	01100000
143	10001111	01001011	01000011	207	11001111	01101001	01100001
144	10010000	01001011	01000011	208	11010000	01101001	01100001
145	10010001	01001100	01000100	209	11010001	01101010	01100010
146	10010010	01001100	01000100	210	11010010	01101010	01100010
147	10010011	01001101	01000101	211	11010011	01101011	01100011
148	10010100	01001101	01000101	212	11010100	01101011	01100011
149	10010101	01001110	01000110	213	11010101	01101100	01100100
150	10010110	01001110	01000110	214	11010110	01101100	01100100
151	10010111	01001111	01000111	215	11010111	01101101	01100101
152	10011000	01001111	01000111	216	11011000	01101101	01100101
153	10011001	01010000	01001000	217	11011001	01101110	01100110
154	10011010	01010000	01001000	218	11011010	01101110	01100110
155	10011011	01010000	01001000	219	11011011	01101111	01100111
156	10011100	01010001	01001001	220	11011100	01101111	01100111
157	10011101	01001001	01001001	221	11011101	01110000	01101000
158	10011110	01001010	01001010	222	11011110	01110000	01101000
159	10011111	01001010	01001010	223	11011111	01110000	01101000
160	10100000	01001011	01001011	224	11100000	01110001	01101001
161	10100001	01001011	01001011	225	11100001	01110001	01101001
162	10100010	01001100	01001100	226	11100010	01110010	01101010
163	10100011	01001100	01001100	227	11100011	01110010	01101010
164	10100100	01001101	01001101	228	11100100	01110011	01101011
165	10100101	01001101	01001101	229	11100101	01110011	01101011
166	10100110	01001110	01001110	230	11100110	01110100	01101100
167	10100111	01010110	01001110	231	11100111	01110100	01101100
168	10101000	01010111	01001111	232	11101000	01110101	01101101
169	10101001	01010111	01001111	233	11101001	01110110	01101101
170	10101010	01011000	01010000	234	11101010	01110110	01101110
171	10101011	01011000	01010000	235	11101011	01110111	01101110
172	10101100	01011000	01010000	236	11101100	01110111	01101111
173	10101101	01011001	01010001	237	11101101	01111000	01101111
174	10101110	01011001	01010001	238	11101110	01111000	01110000
175	10101111	01011010	01010010	239	11101111	01111000	01110000
176	10110000	01011010	01010010	240	11110000	01111000	01110001
177	10110001	01011011	01010011	241	11110001	01111001	01110010
178	10110010	01011011	01010011	242	11110010	01111001	01110011
179	10110011	01011100	01010100	243	11110011	01111010	01110100
180	10110100	01011100	01010100	244	11110100	01111010	01110101
181	10110101	01011101	01010101	245	11110101	01111011	01110110
182	10110110	01011101	01010101	246	11110110	01111011	01110111
183	10110111	01011110	01010110	247	11110111	01111100	01111000
184	10111000	01011110	01010110	248	11111000	01111100	01111001
185	10111001	01011111	01010111	249	11111001	01111101	01111010
186	10111010	01011111	01010111	250	11111010	01111101	01111011
187	10111011	01100000	01011000	251	11111011	01111110	01111100
188	10111100	01100000	01011000	252	11111100	01111110	01111101
189	10111101	01100000	01011000	253	11111101	01111111	01111110
190	10111110	01100001	01011001	254	11111110	01111111	01111111
191	10111111	01100001	01011001	255	11111111	10000000	10000000

图 14

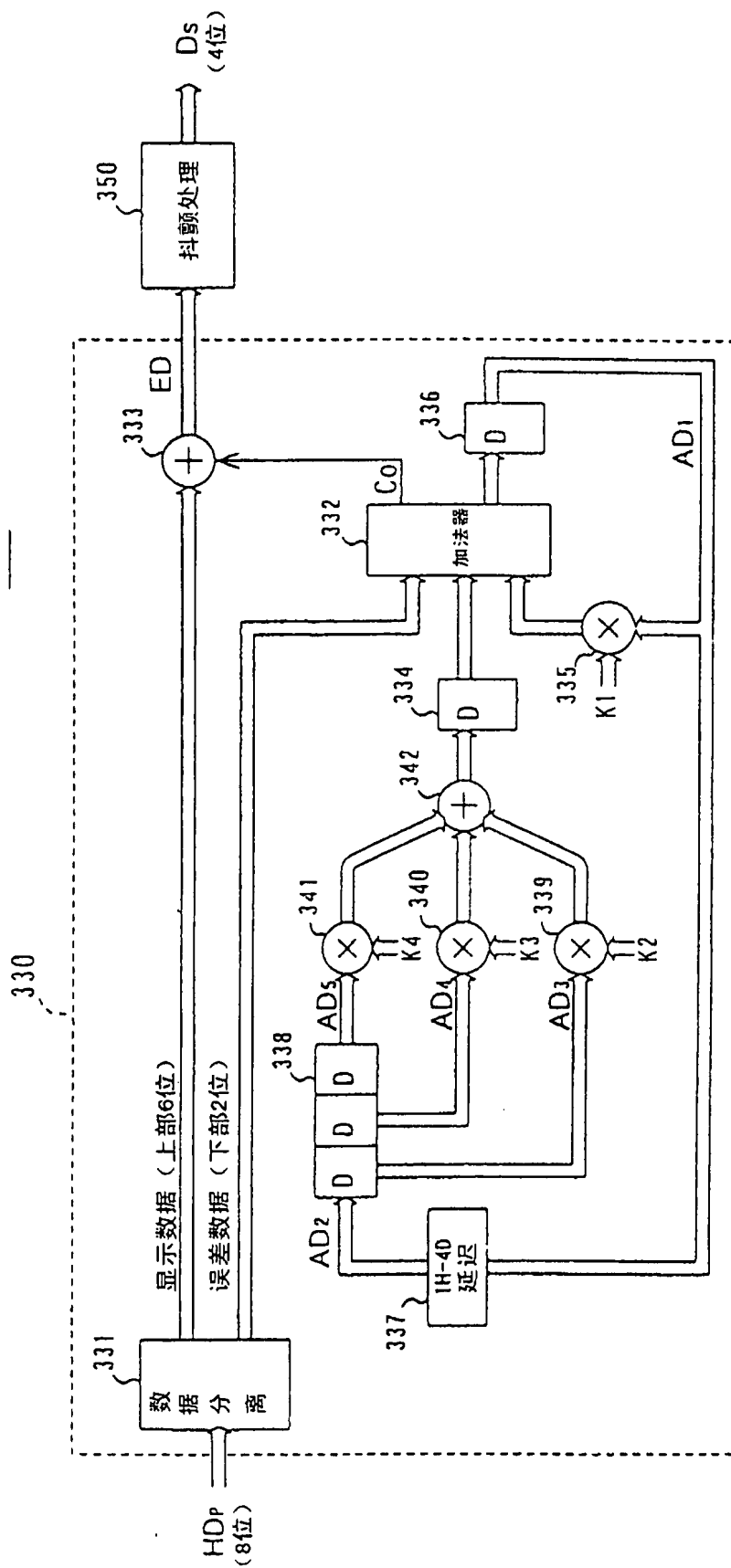


图15

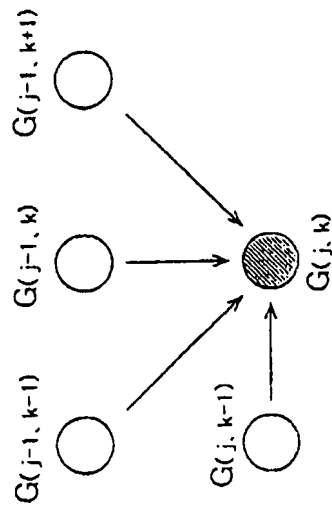


图16

350

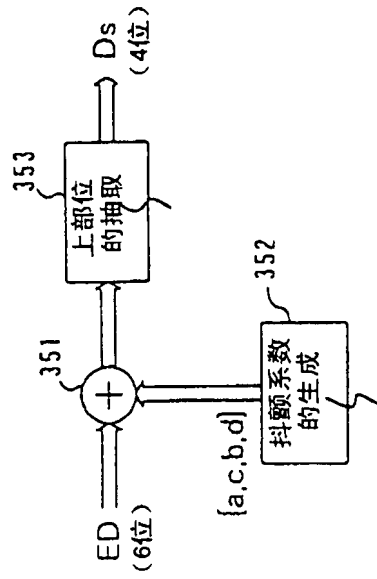


图17

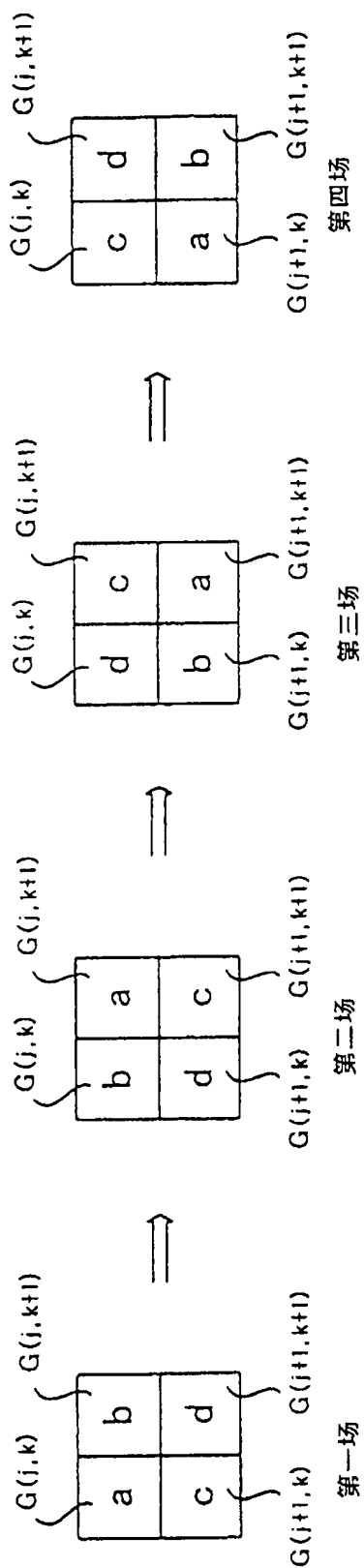


图18

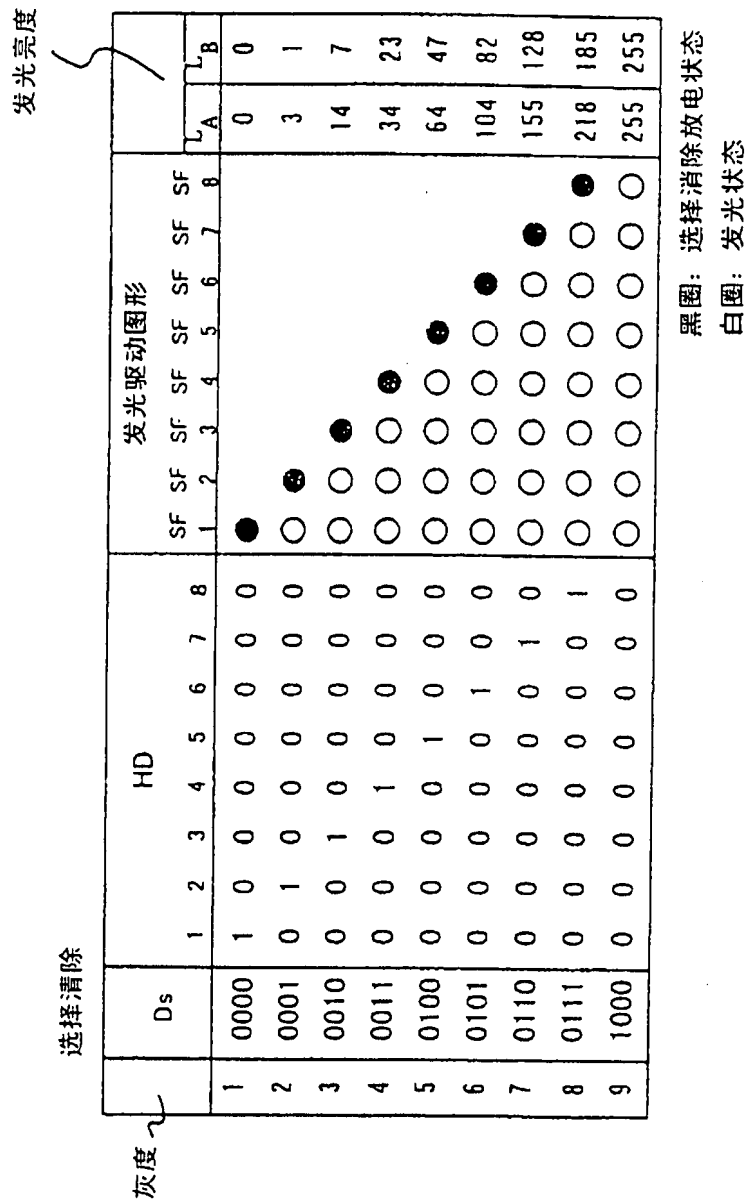


图19

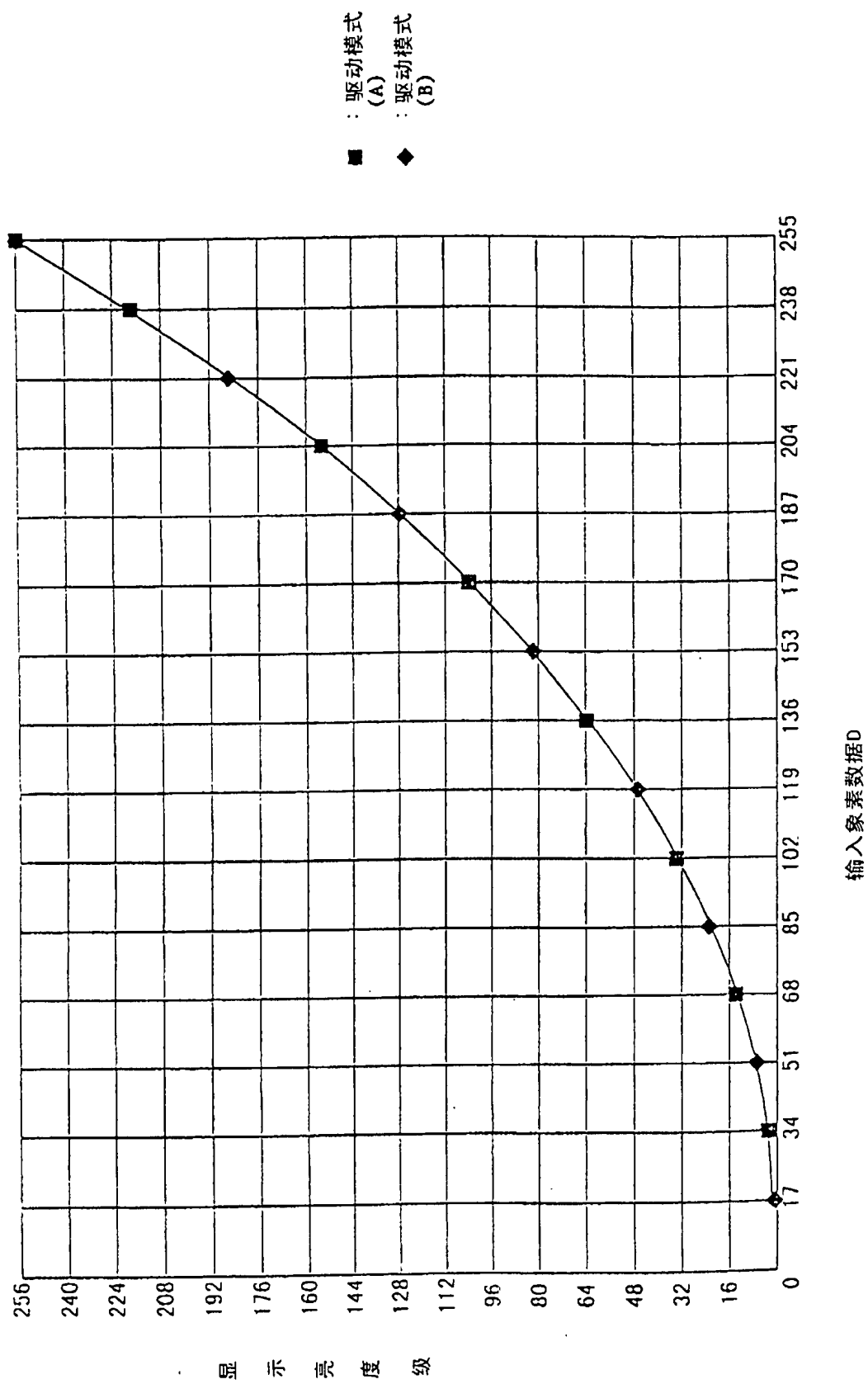
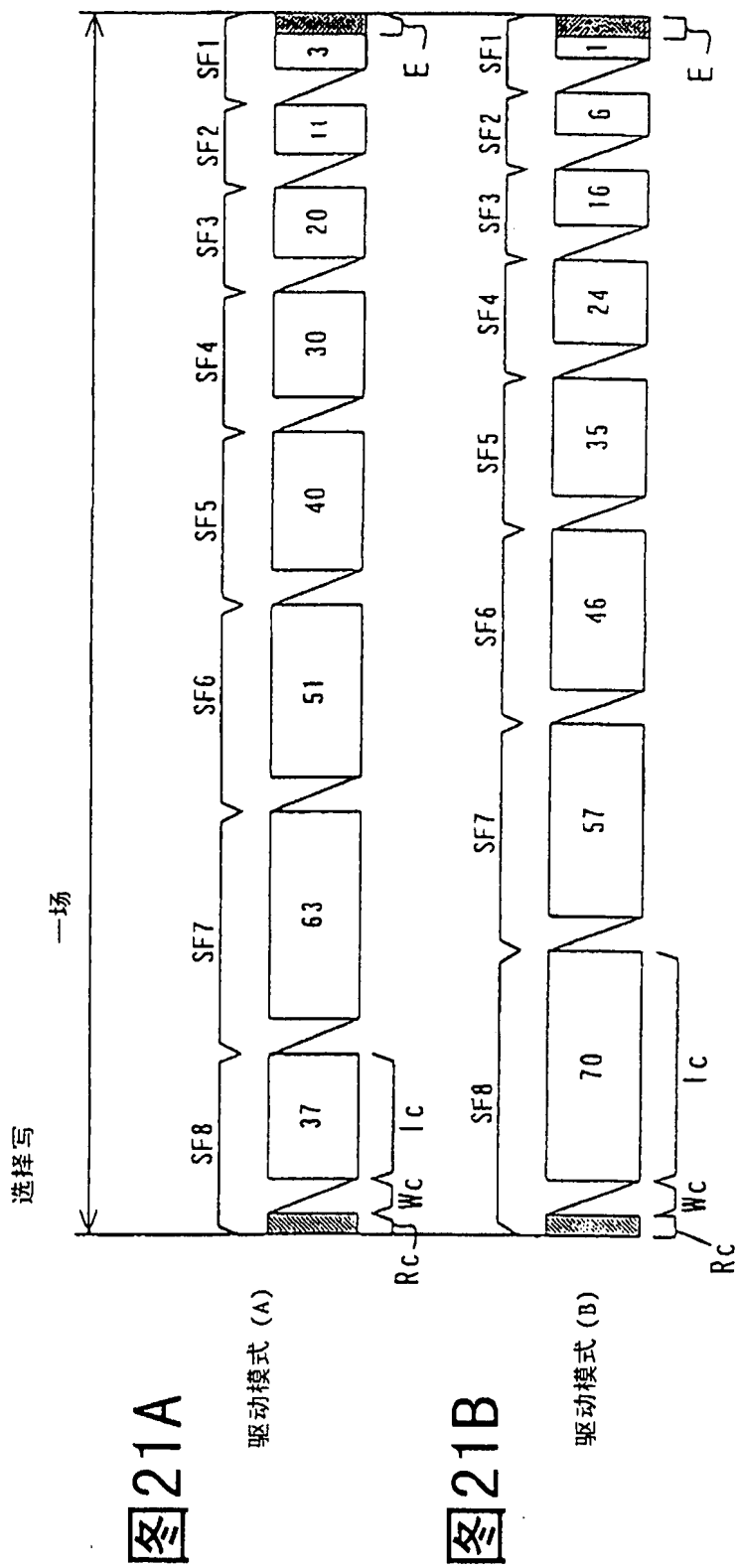


图20



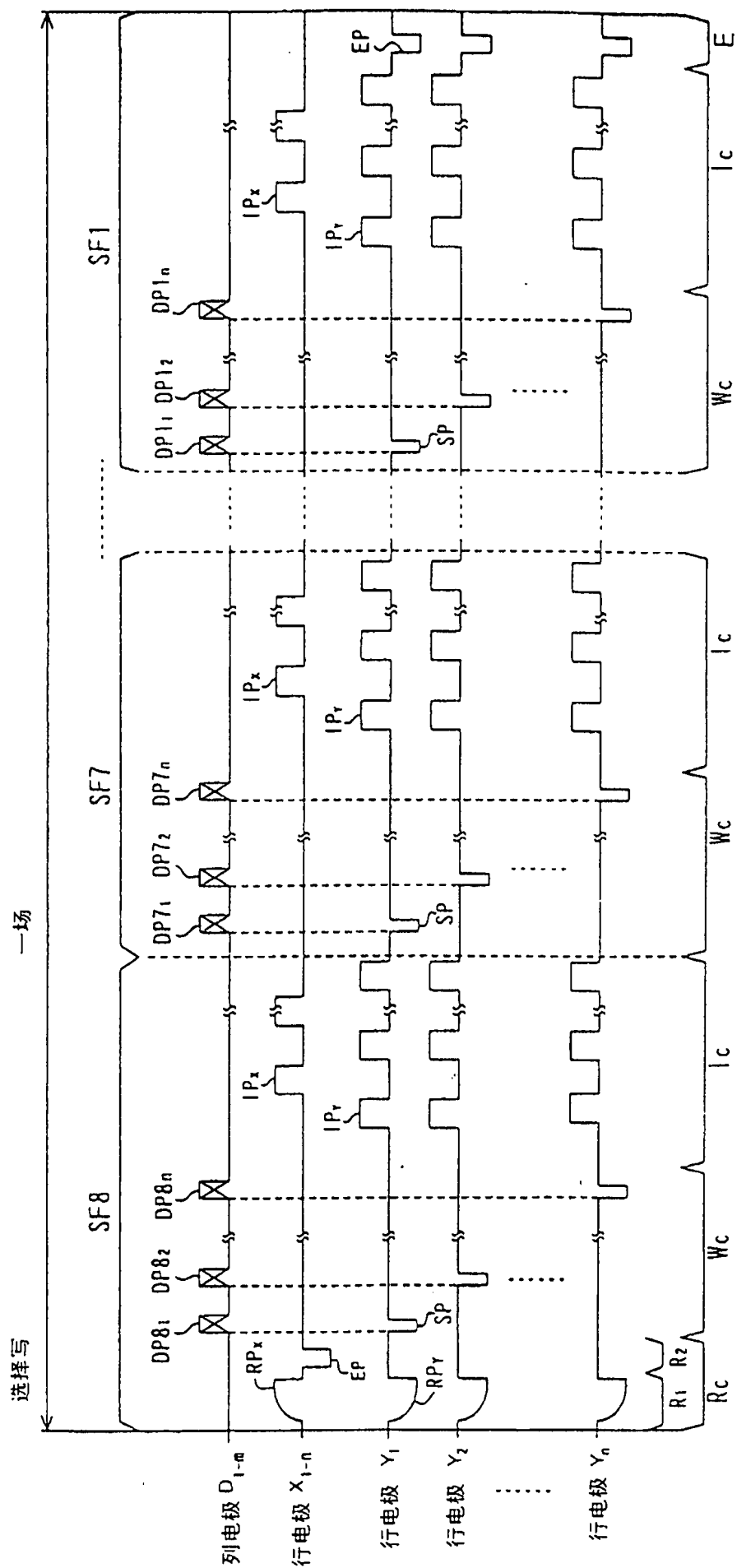


图22

灰度	选择写	Ds	HD								发光驱动图形								发光亮度	
			8	7	6	5	4	3	2	1	SF 8	SF 7	SF 6	SF 5	SF 4	SF 3	SF 2	SF 1	L _A	L _R
1		0000	0	0	0	0	0	0	0	0									0	0
2		0001	0	0	0	0	0	0	0	1									3	1
3		0010	0	0	0	0	0	0	1	0									14	7
4		0011	0	0	0	0	0	1	0	0									34	23
5		0100	0	0	0	0	1	0	0	0									64	47
6		0101	0	0	0	1	0	0	0	0									104	82
7		0110	0	0	1	0	0	0	0	0									155	128
8		0111	0	1	0	0	0	0	0	0									218	185
9		1000	1	0	0	0	0	0	0	0									255	255

黑圈：选择消除放电状态
白圈：发光状态

图23

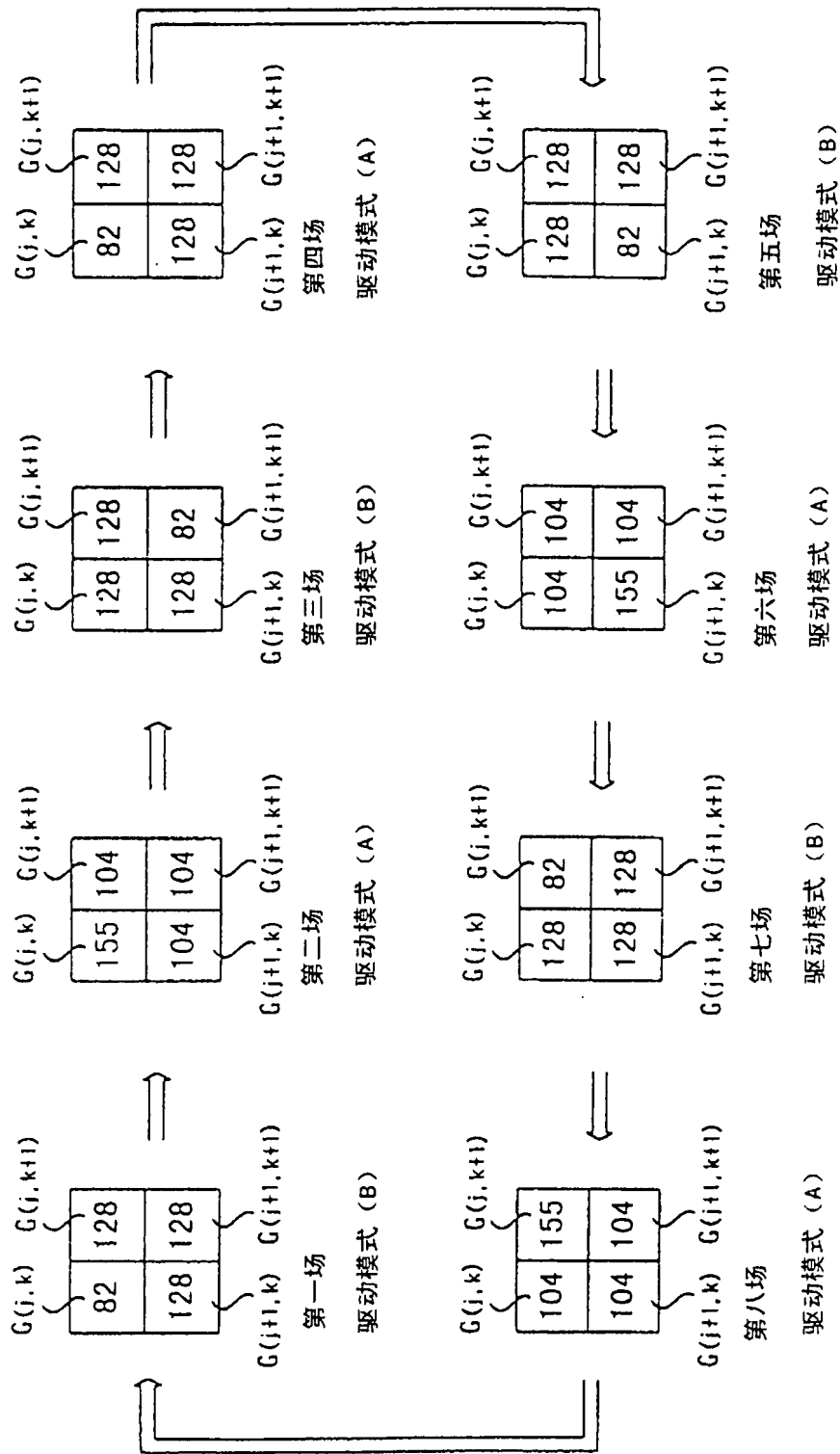


图24

图25A

驱动模式 (A)

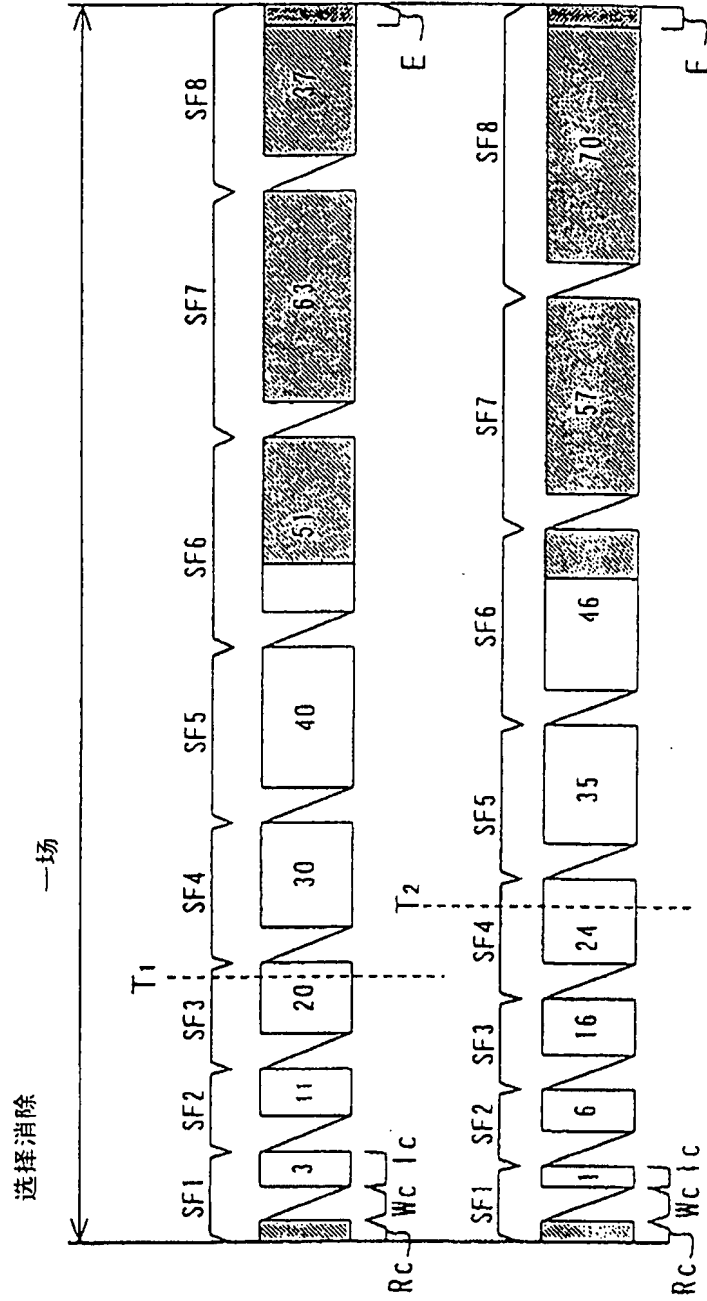


图25B

驱动模式 (B)

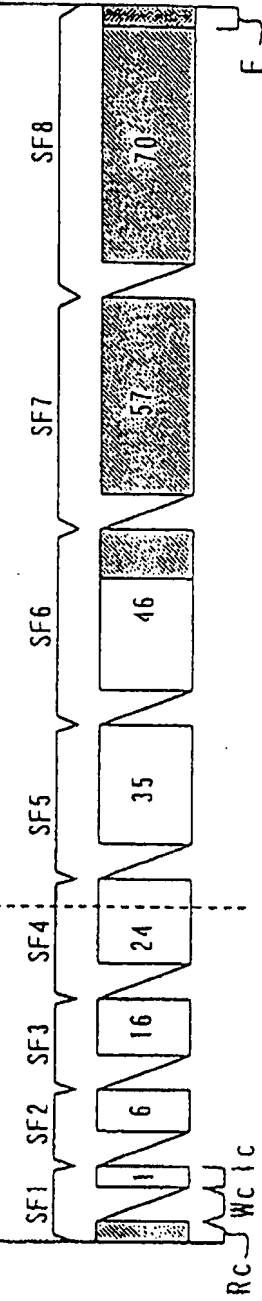


图26A

驱动模式 (A)

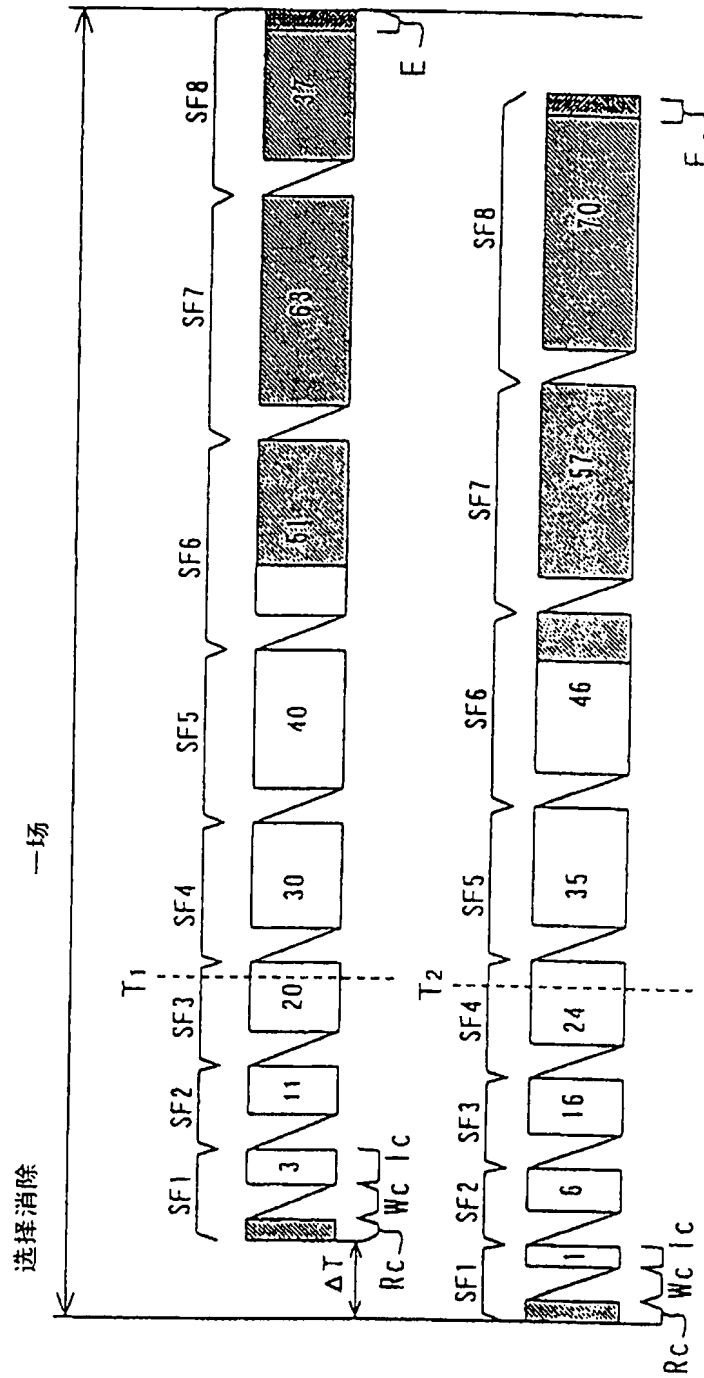


图26B

驱动模式 (B)

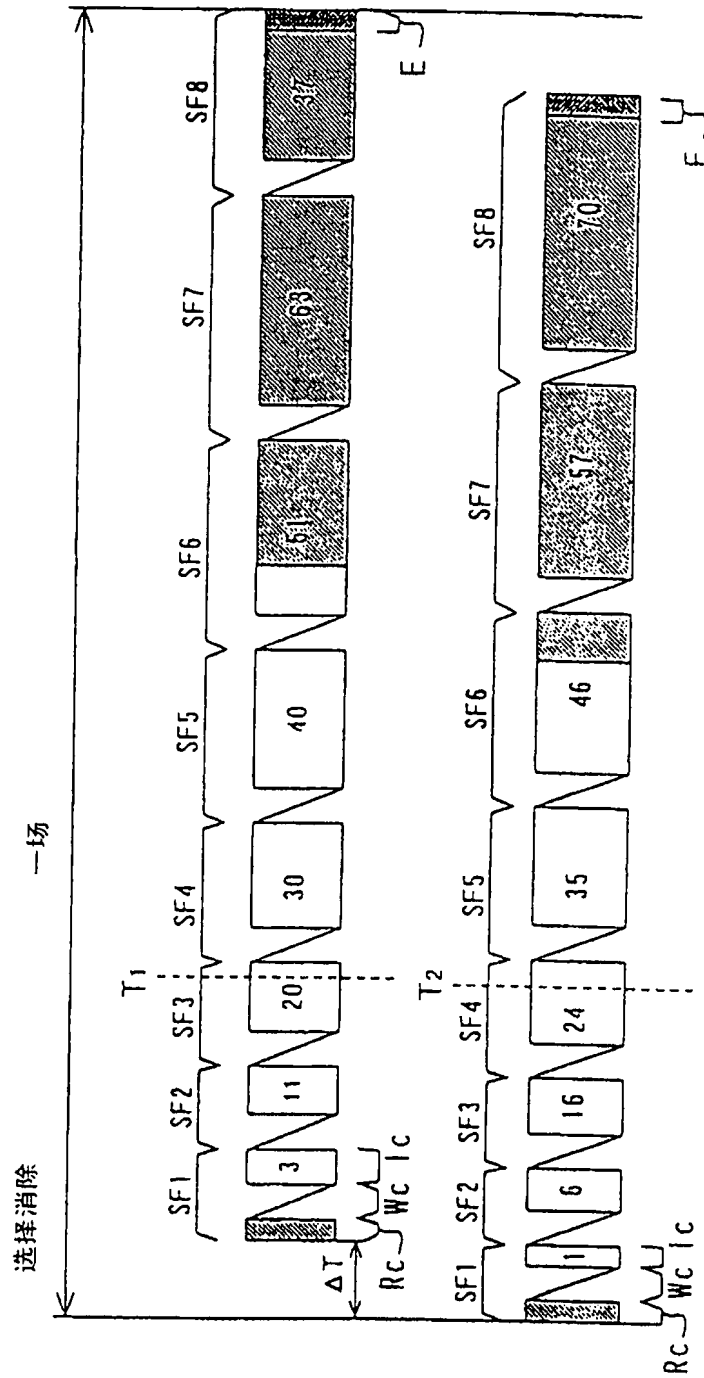


图27A

驱动模式 (A)

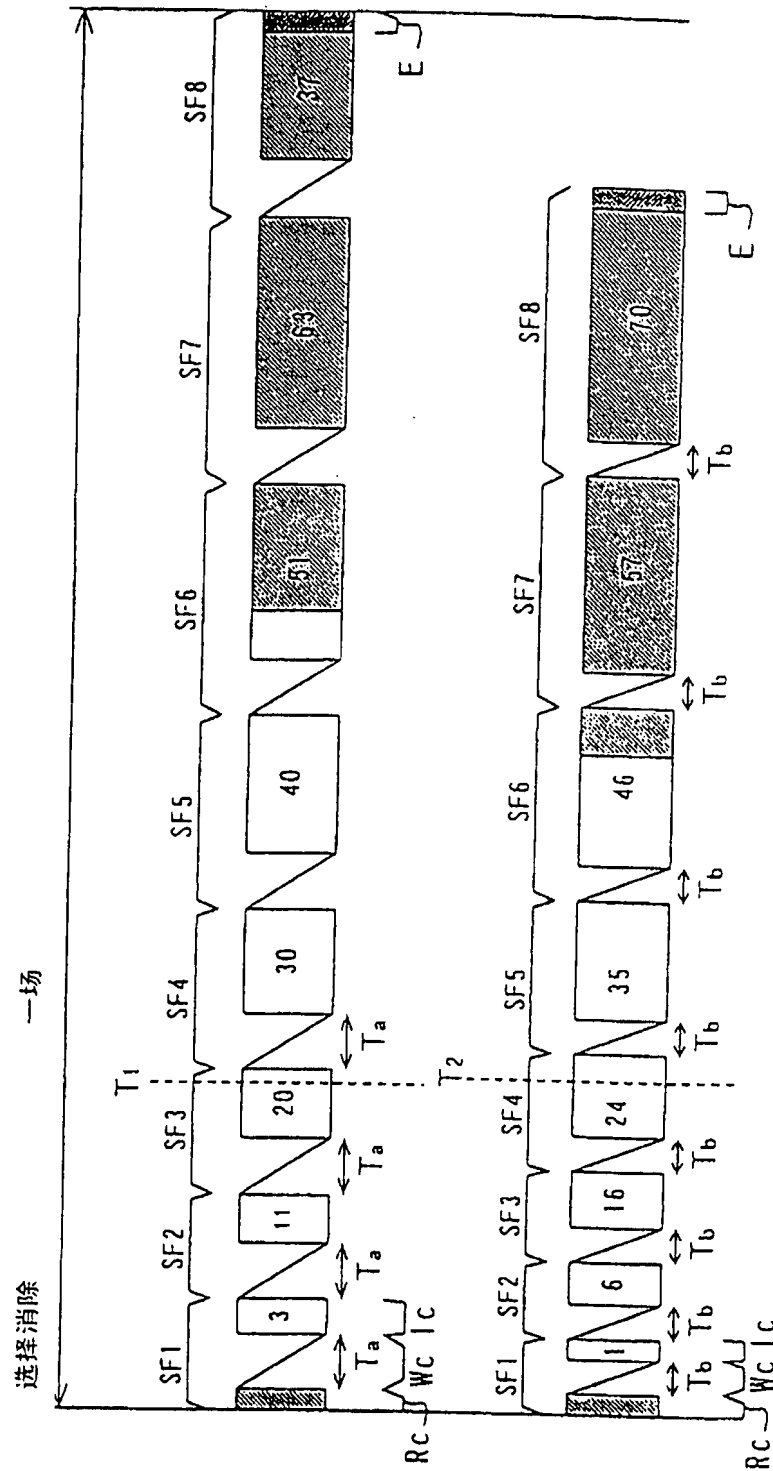


图27B

驱动模式 (B)

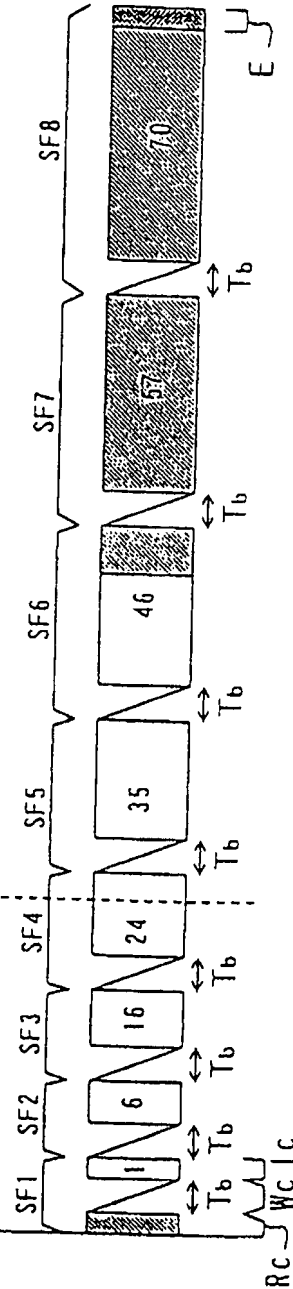


图28A

驱动模式 (A)

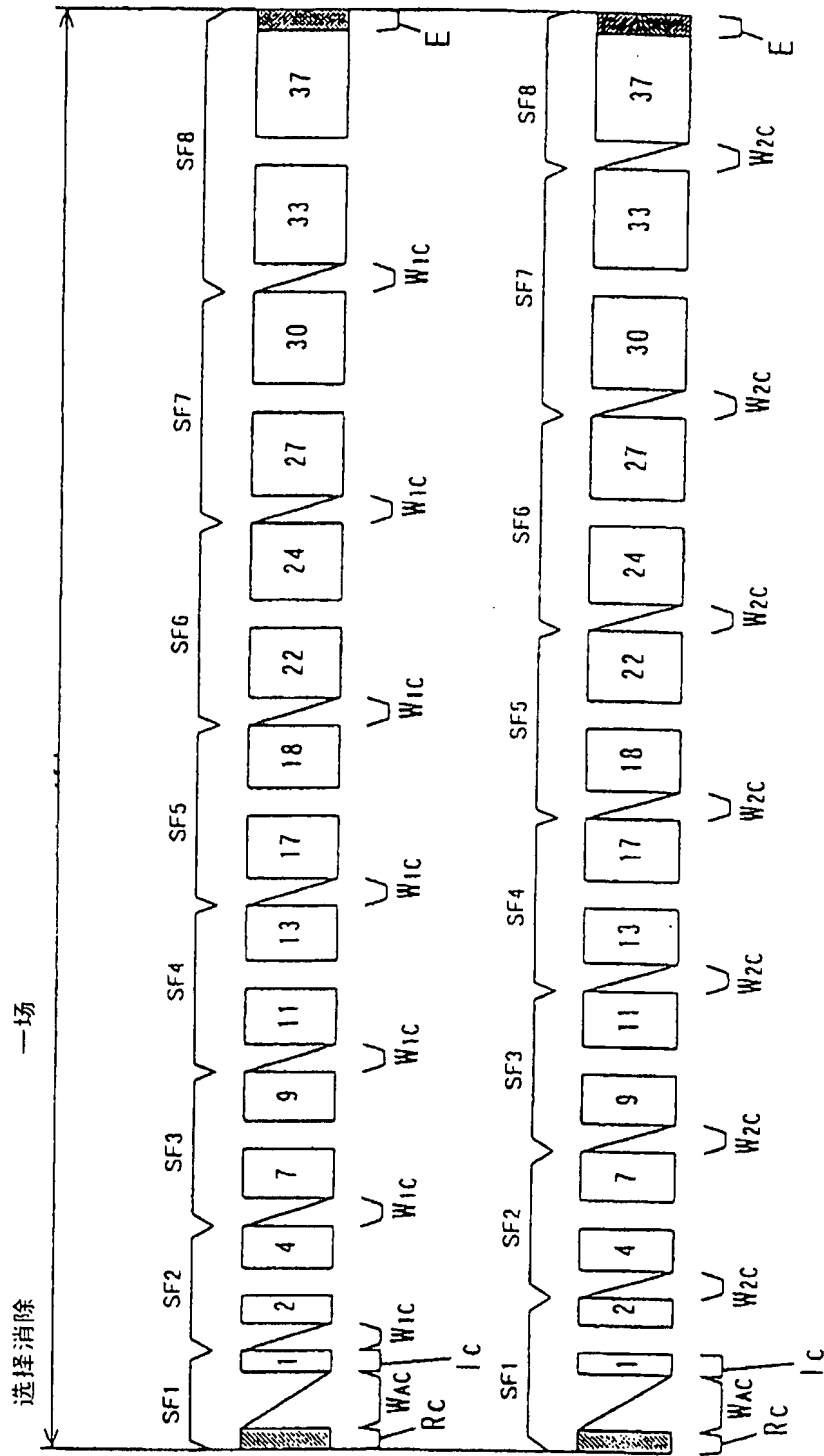


图28B

驱动模式 (B)

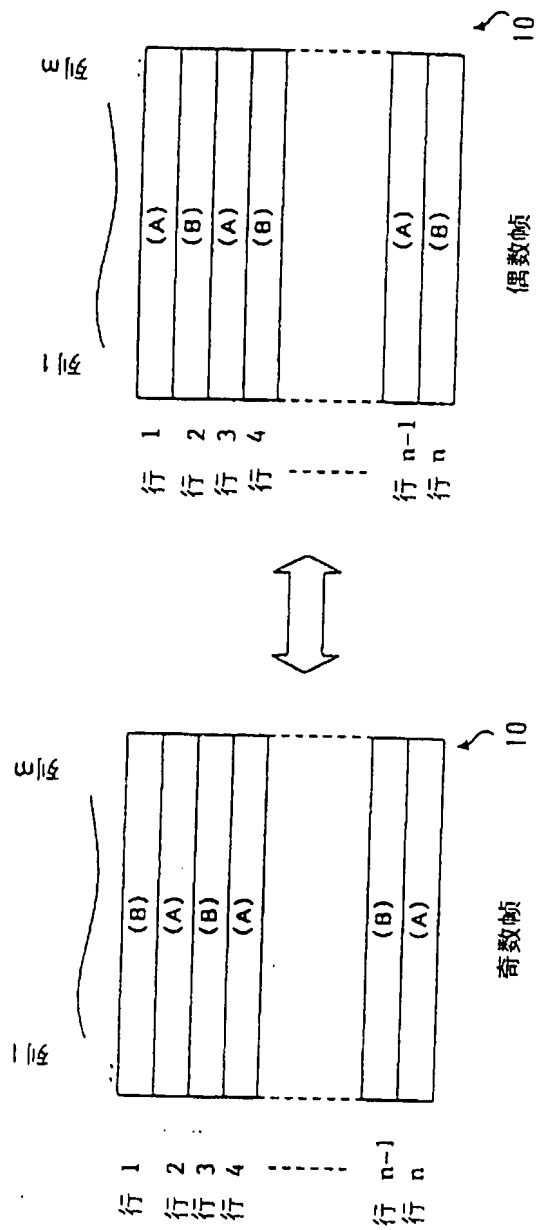


图 29

选择清除

Ds	HD								发光驱动图形								发光亮度	
	1	2	3	4	5	6	7	8	SF 1	SF 2	SF 3	SF 4	SF 5	SF 6	SF 7	SF 8	L _A	L _F
0000	1	1	*	*	*	*	*	*	●	●	△	△	△	△	△	△	0	0
0001	0	1	1	*	*	*	*	*	○	●	●	△	△	△	△	△	3	1
0010	0	0	1	1	*	*	*	*	○	○	●	●	△	△	△	△	14	7
0011	0	0	0	1	1	*	*	*	○	○	○	●	●	△	△	△	34	23
0100	0	0	0	0	1	1	*	*	○	○	○	○	○	●	△	△	64	47
0101	0	0	0	0	0	1	1	*	○	○	○	○	○	○	●	△	104	82
0110	0	0	0	0	0	0	1	1	○	○	○	○	○	○	○	●	155	128
0111	0	0	0	0	0	0	0	1	○	○	○	○	○	○	○	○	218	185
1000	0	0	0	0	0	0	0	0	○	○	○	○	○	○	○	○	255	255

黑圈：选择清除放电状态

白圈：发光状态

图 30

选择写

Ds	HD								发光驱动图形								发光亮度	
	8	7	6	5	4	3	2	1	SF 8	SF 7	SF 6	SF 5	SF 4	SF 3	SF 2	SF 1	I A	I B
0000	0	0	0	0	0	0	0	0									0	0
0001	0	0	0	0	0	0	0	1								●	3	1
0010	0	0	0	0	0	0	1	1							●		14	7
0011	0	0	0	0	0	1	1	*						●			34	23
0100	0	0	0	0	1	1	*	*					●				64	47
0101	0	0	0	1	1	*	*	*				●					104	82
0110	0	0	1	1	*	*	*	*			●						155	128
0111	0	1	1	*	*	*	*	*		●							218	185
1000	1	1	*	*	*	*	*	*	●								255	255

黑圈：选择消除放电状态

白圈：发光状态

图31

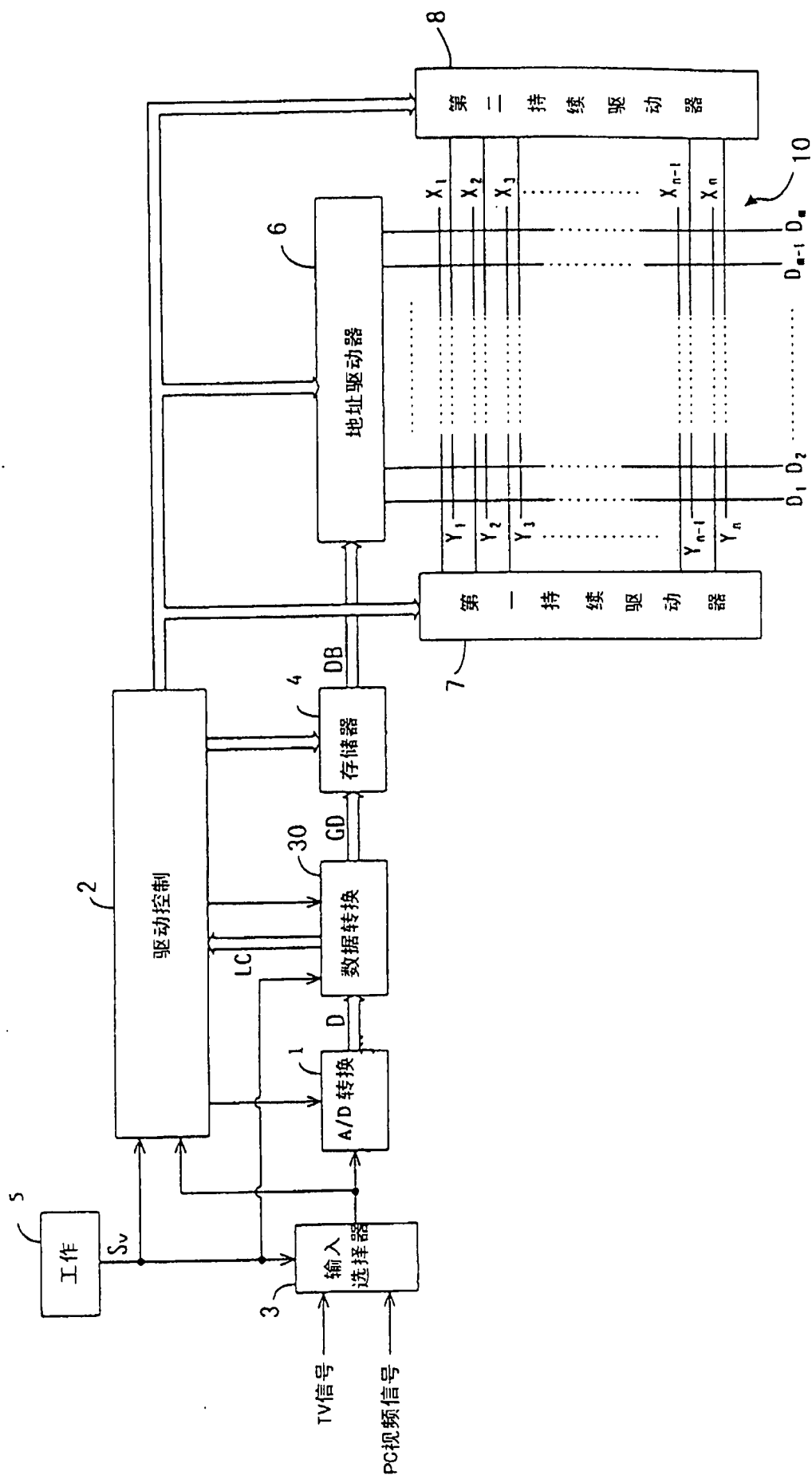


图32

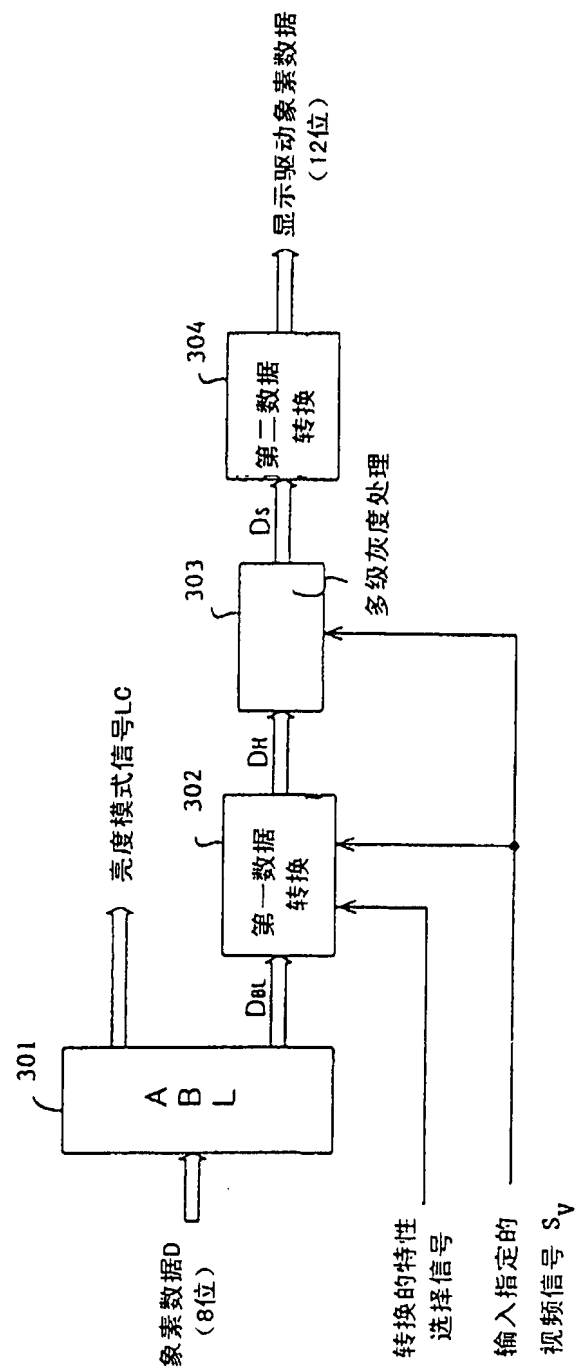


图33

301

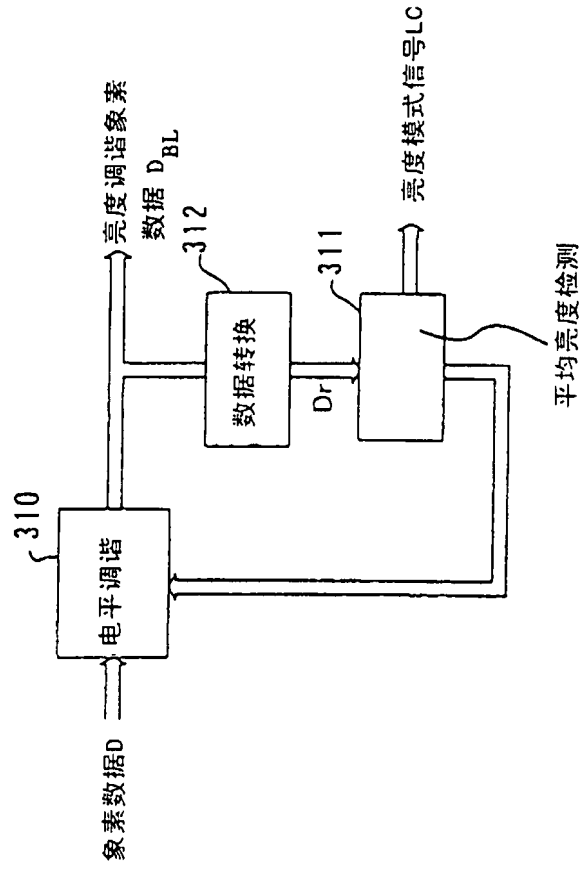


图34

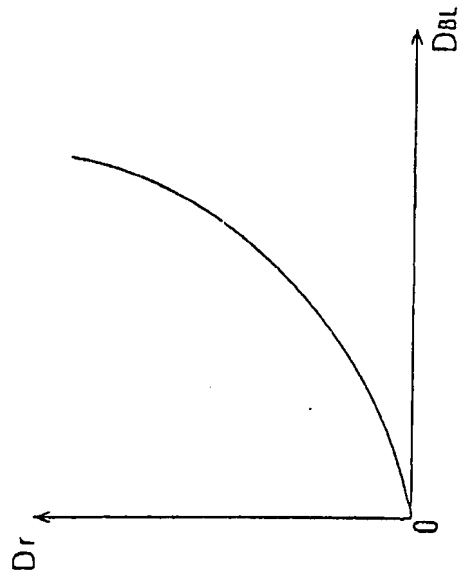


图35

302

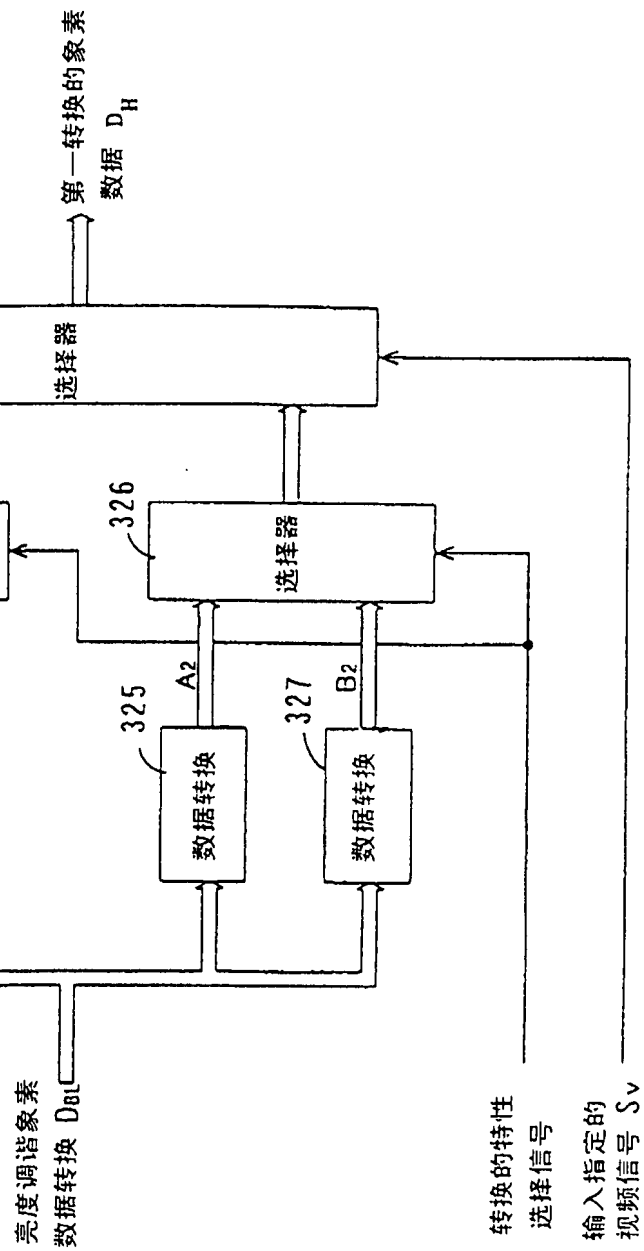


图36

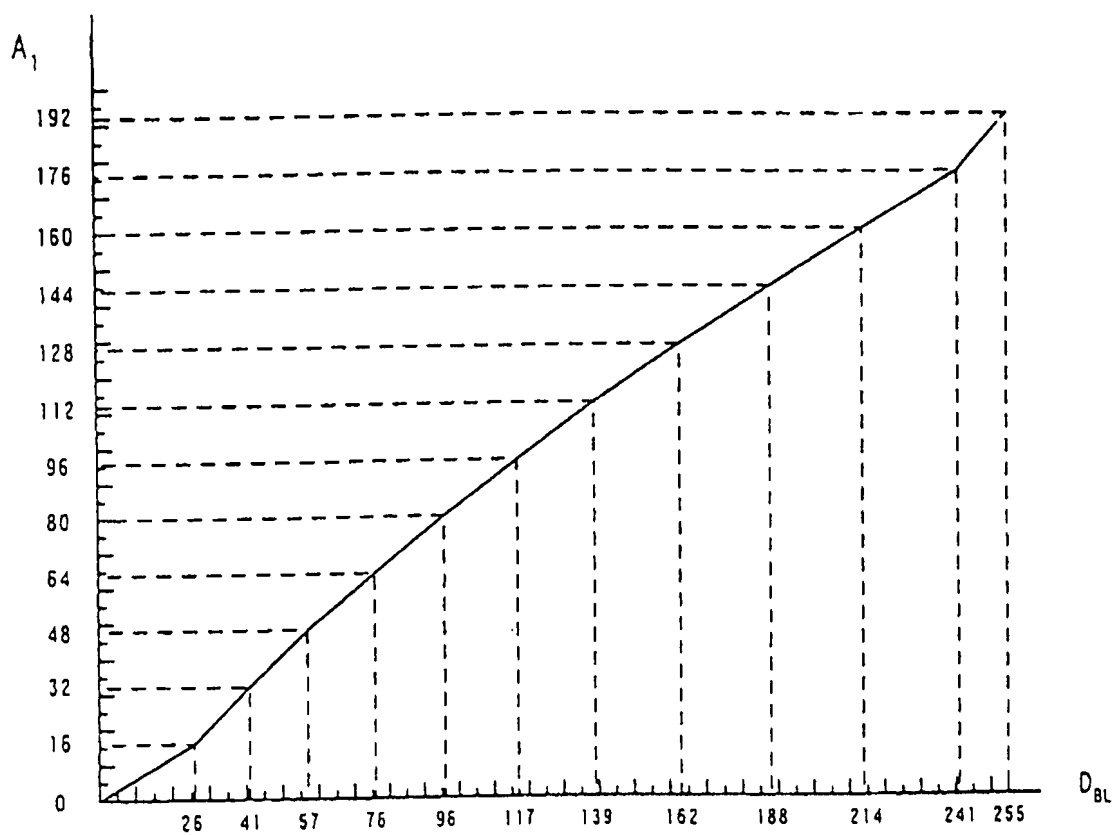


图37A

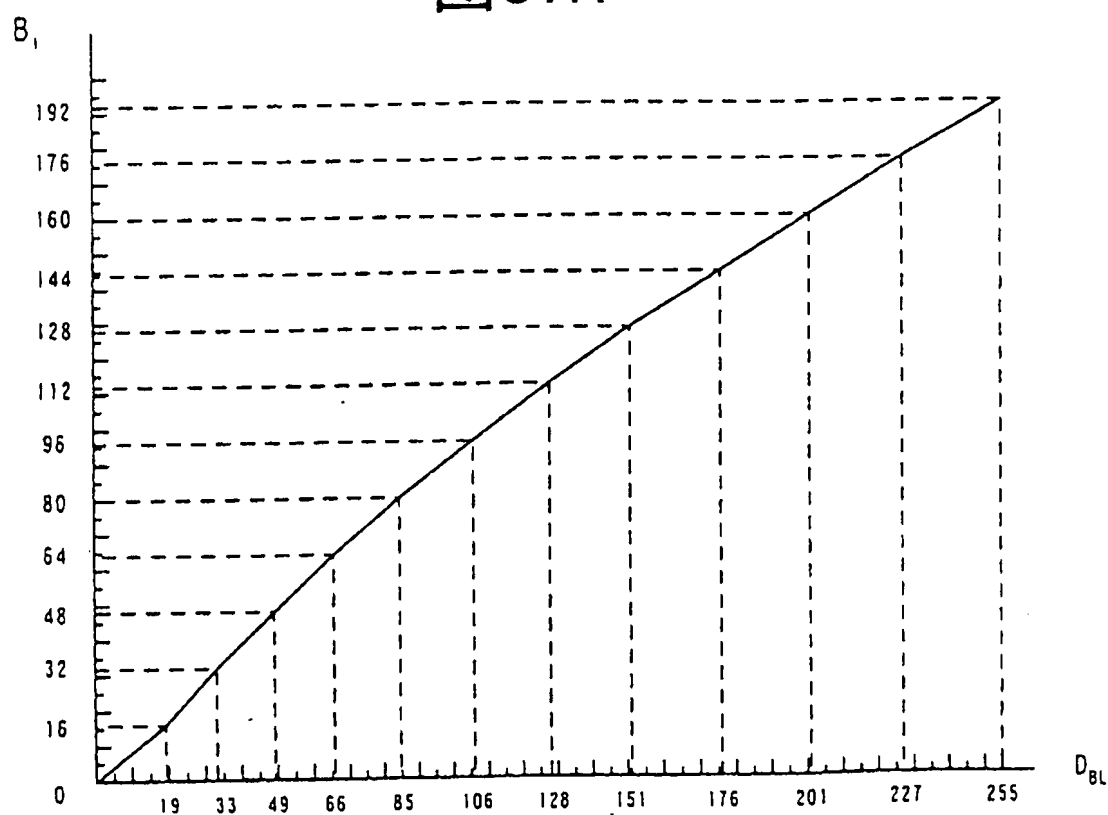


图37B

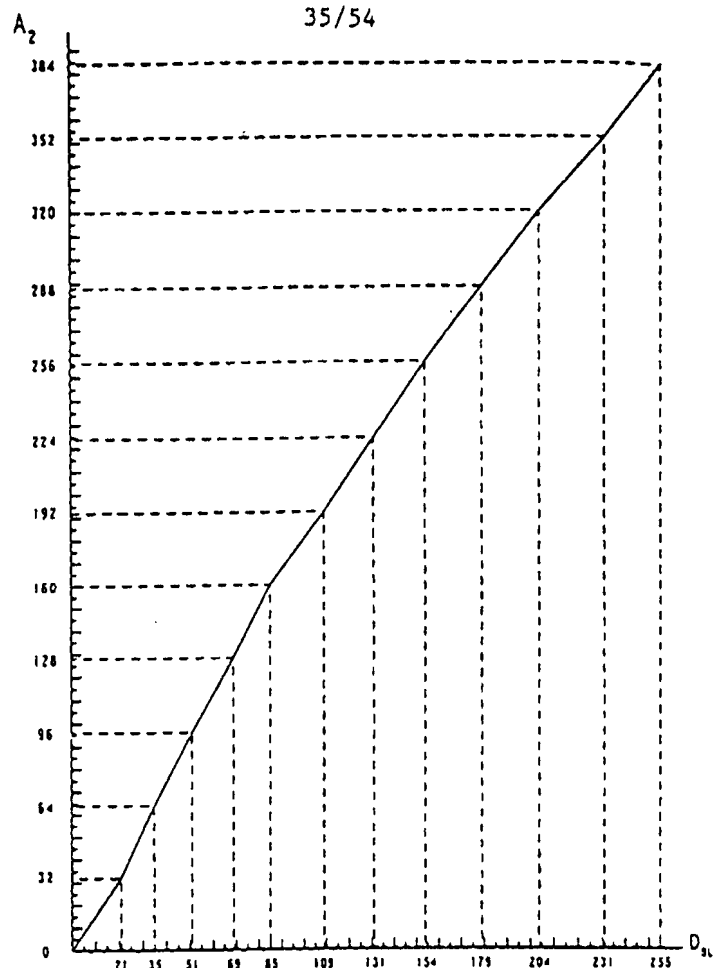


图 38A

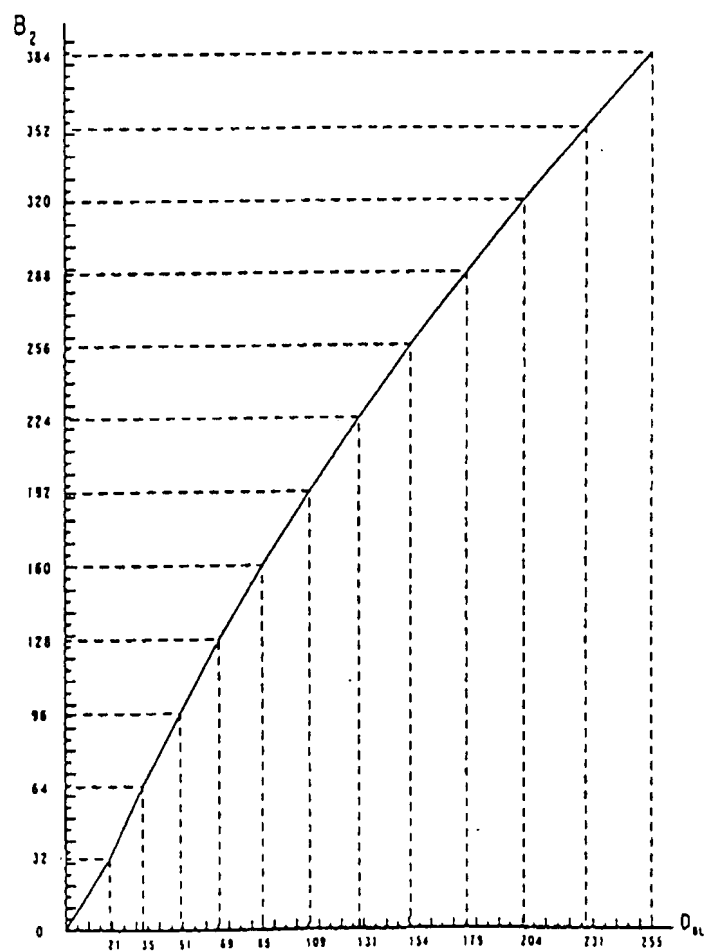


图 38B

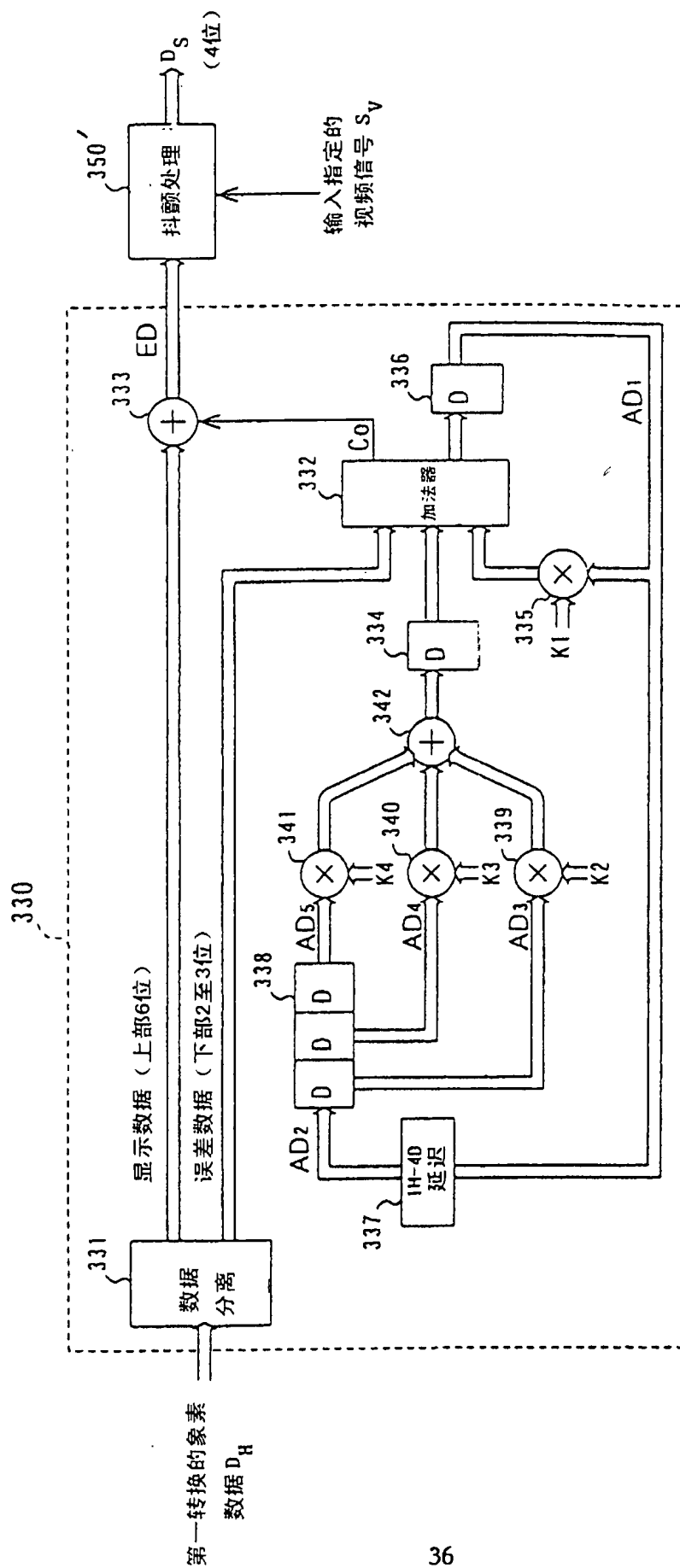


图 39

350'

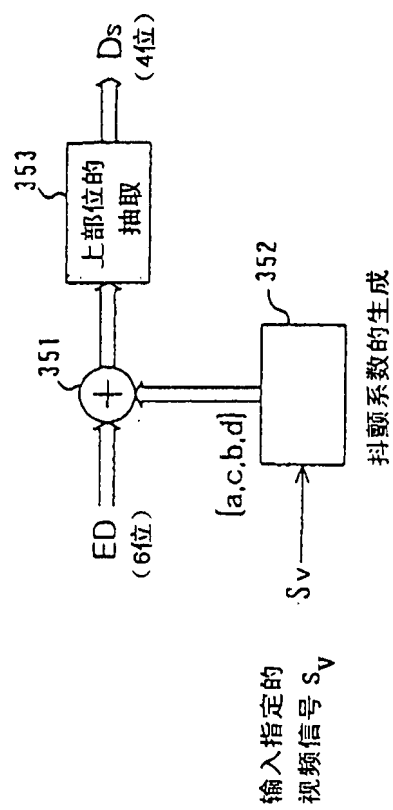
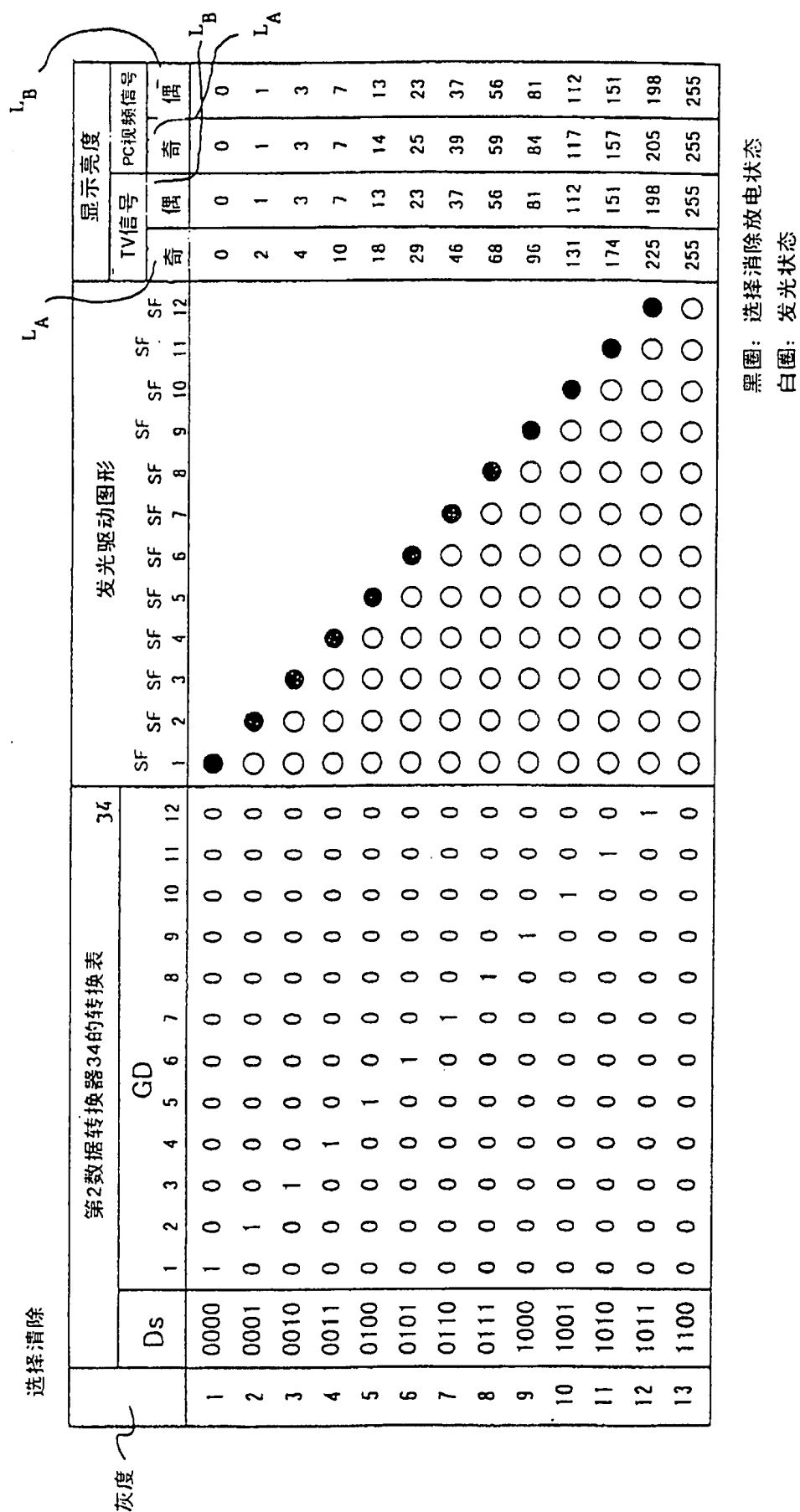


图40



黑圈：选择清除放电状态
白圈：发光状态

图42

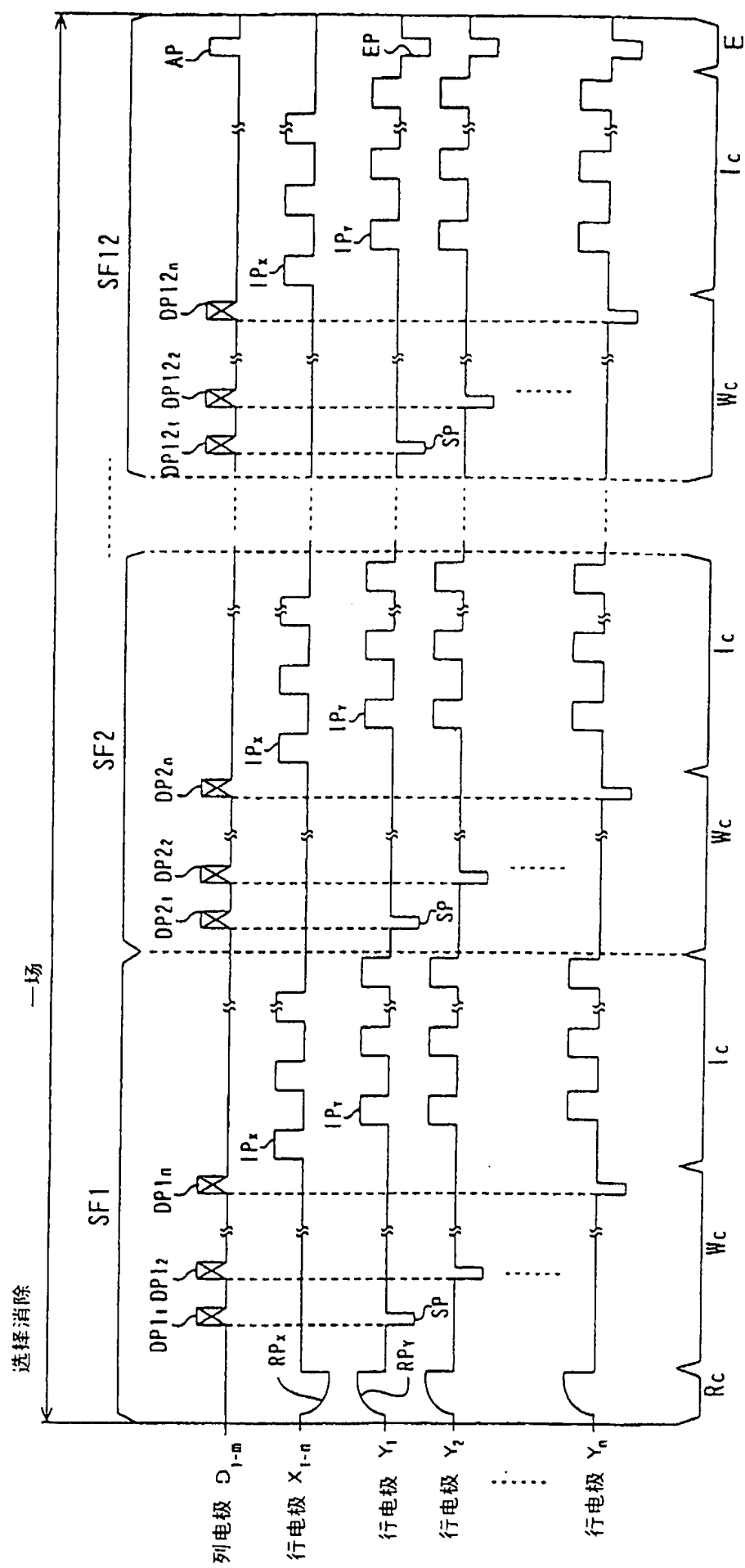


圖 43

图 44A

奇数场 (A)

LC	SF1	SF2	SF3	SF4	SF5	SF6	SF7	SF8	SF9	SF10	SF11	SF12
模式 1	2	2	6	8	11	17	22	28	35	43	51	30
模式 2	4	4	12	16	22	34	44	56	70	86	102	60
模式 3	6	6	18	24	33	51	66	84	105	129	153	90
模式 4	8	8	24	32	44	68	88	112	140	172	203	120

图 44B

偶数场 (B)

LC	SF1	SF2	SF3	SF4	SF5	SF6	SF7	SF8	SF9	SF10	SF11	SF12
模式 1	1	2	4	6	10	14	19	25	31	39	47	57
模式 2	2	4	8	12	20	28	38	50	62	78	94	114
模式 3	3	6	12	18	30	42	57	75	93	117	141	171
模式 4	4	8	16	24	40	56	76	100	124	156	187	228

图 45A

奇数场 (A)

LC	SF1	SF2	SF3	SF4	SF5	SF6	SF7	SF8	SF9	SF10	SF11	SF12
模式 1	1	2	4	7	11	14	20	25	33	40	48	50
模式 2	2	4	8	14	22	28	40	50	66	80	96	100
模式 3	3	6	12	21	33	42	60	75	99	120	144	150
模式 4	4	8	16	28	44	56	80	100	132	160	192	200

图 45B

偶数场 (A)

LC	SF1	SF2	SF3	SF4	SF5	SF6	SF7	SF8	SF9	SF10	SF11	SF12
模式 1	1	2	4	6	10	14	19	25	31	39	47	57
模式 2	2	4	8	12	20	28	38	50	62	78	94	114
模式 3	3	6	12	18	30	42	57	75	93	117	141	171
模式 4	4	8	16	24	40	56	76	100	124	156	188	228

图 46A

奇数场 (A)

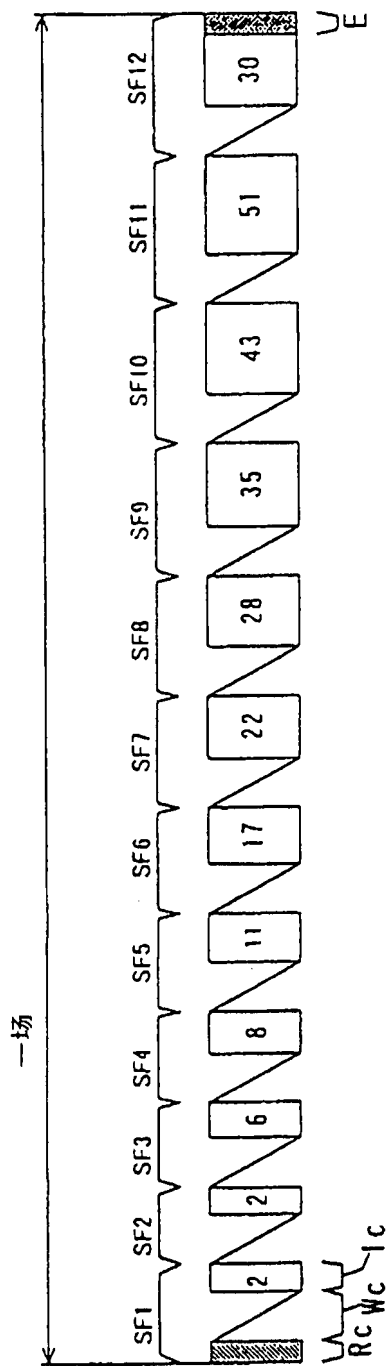


图 46B

偶数场 (B)

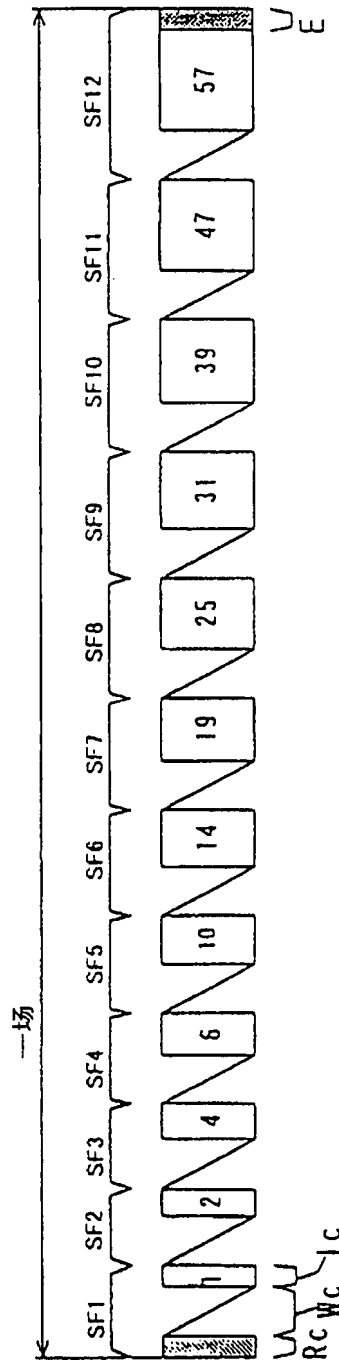


图 47A

奇数场 (A)

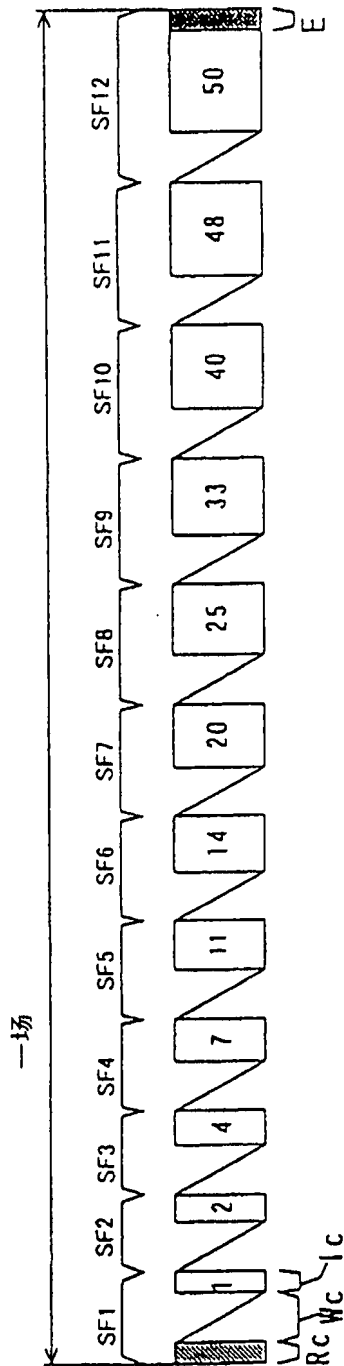
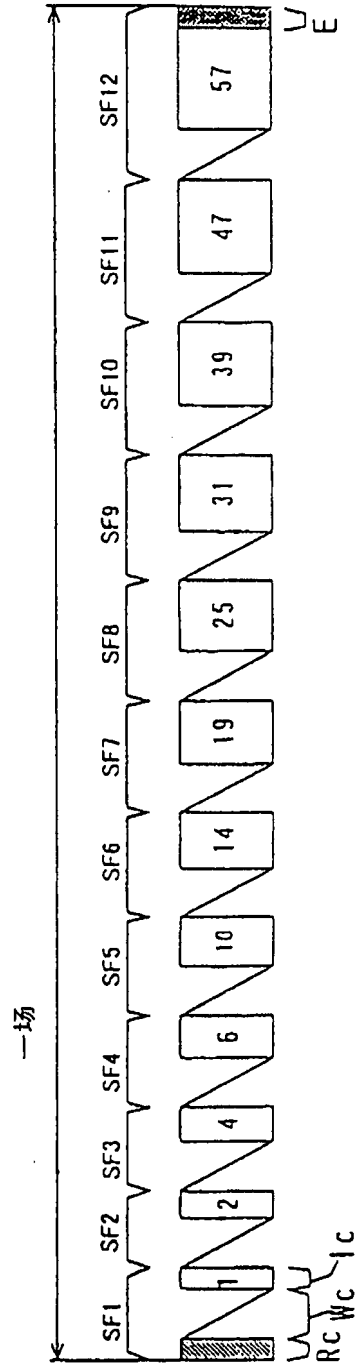


图 47B

奇数场 (B)



显示亮度

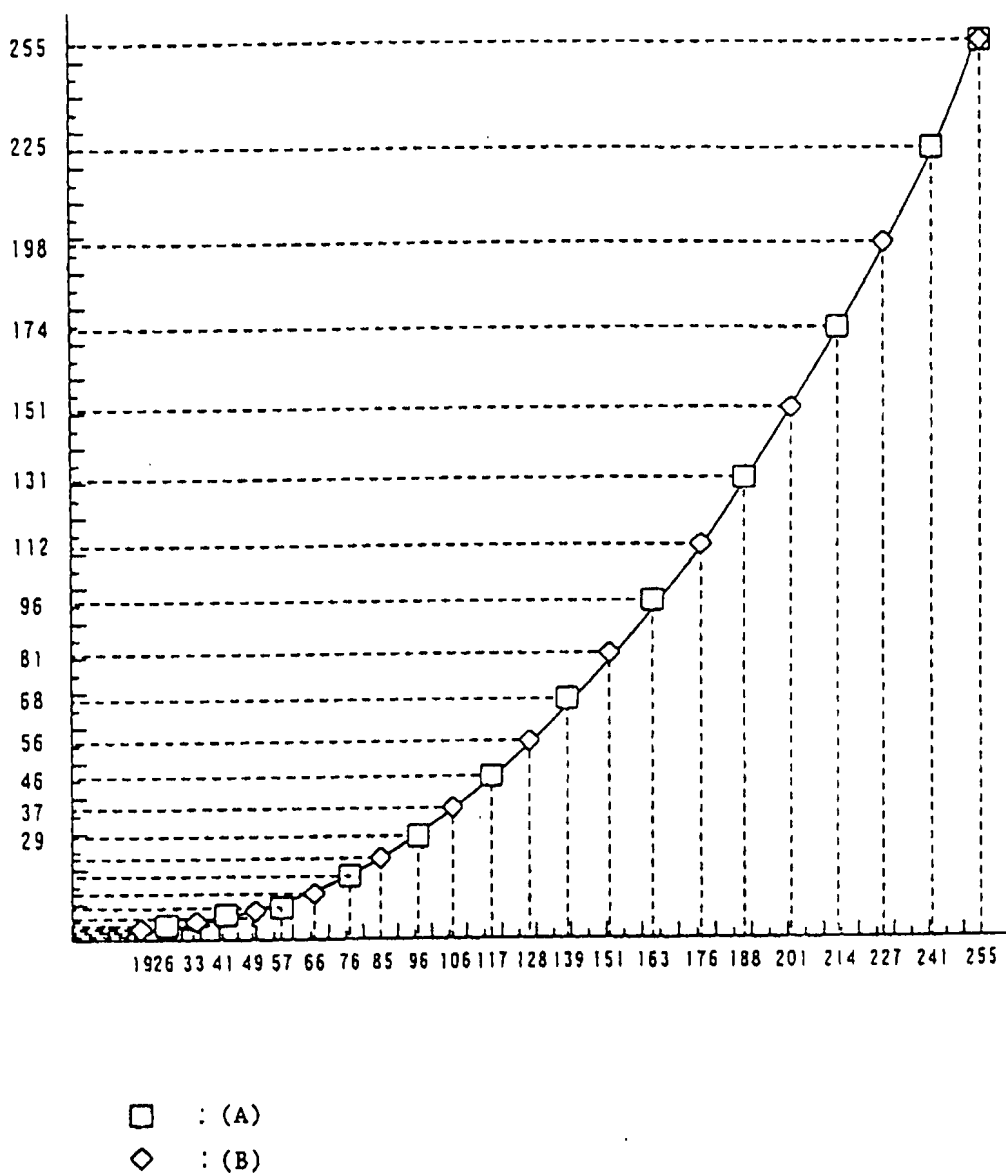


图48

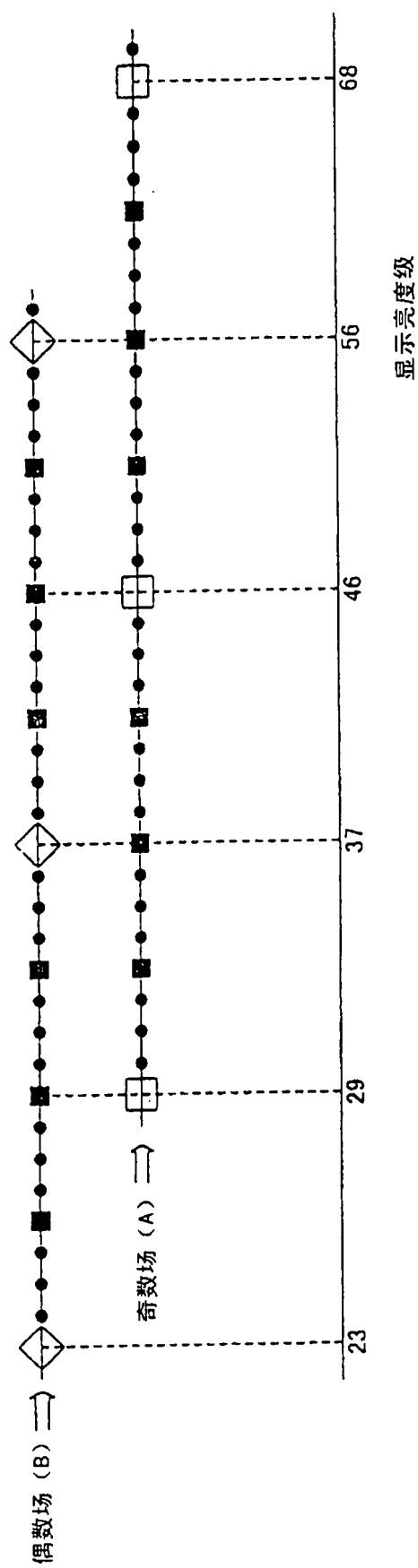


图 49

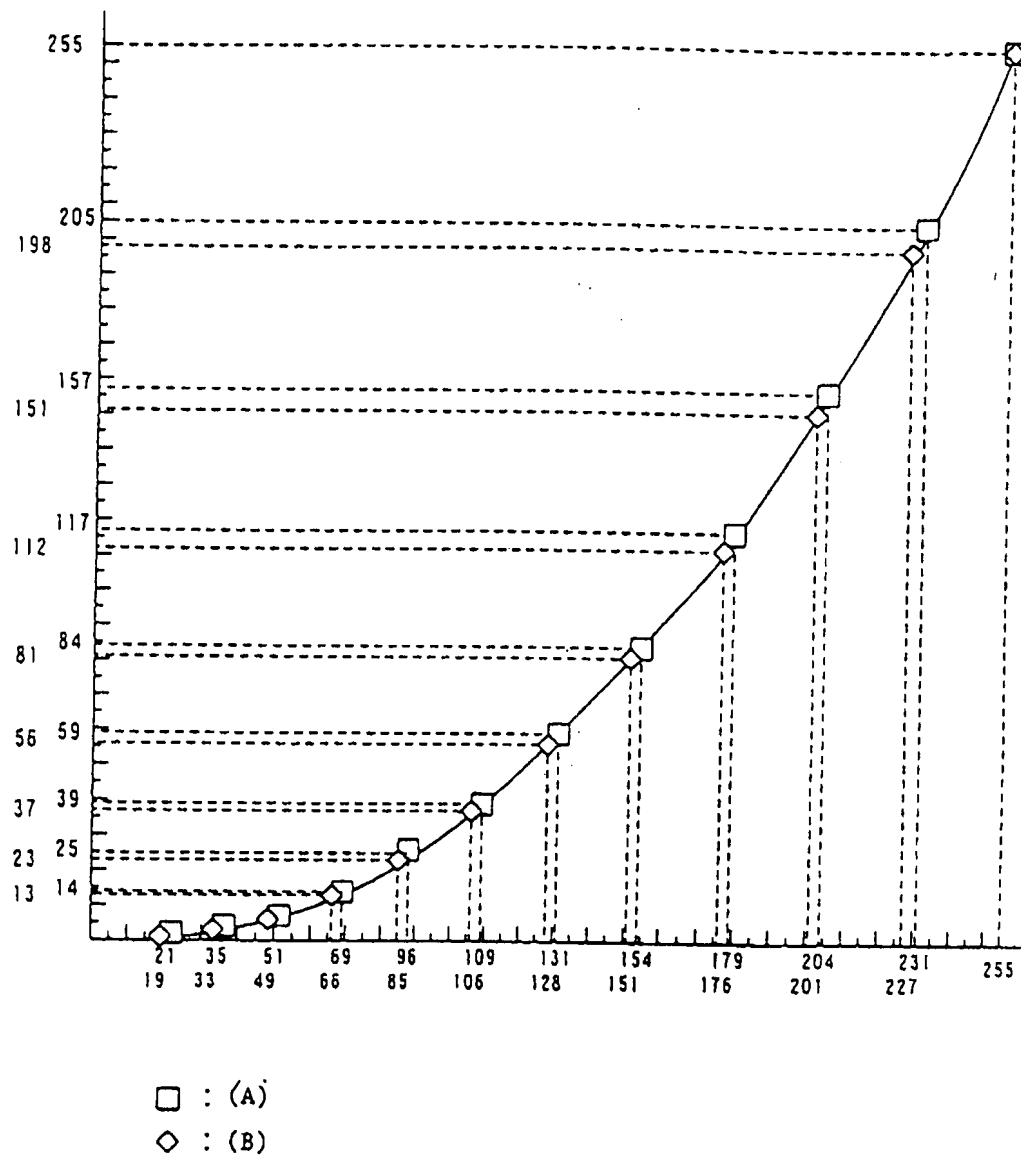


图 50

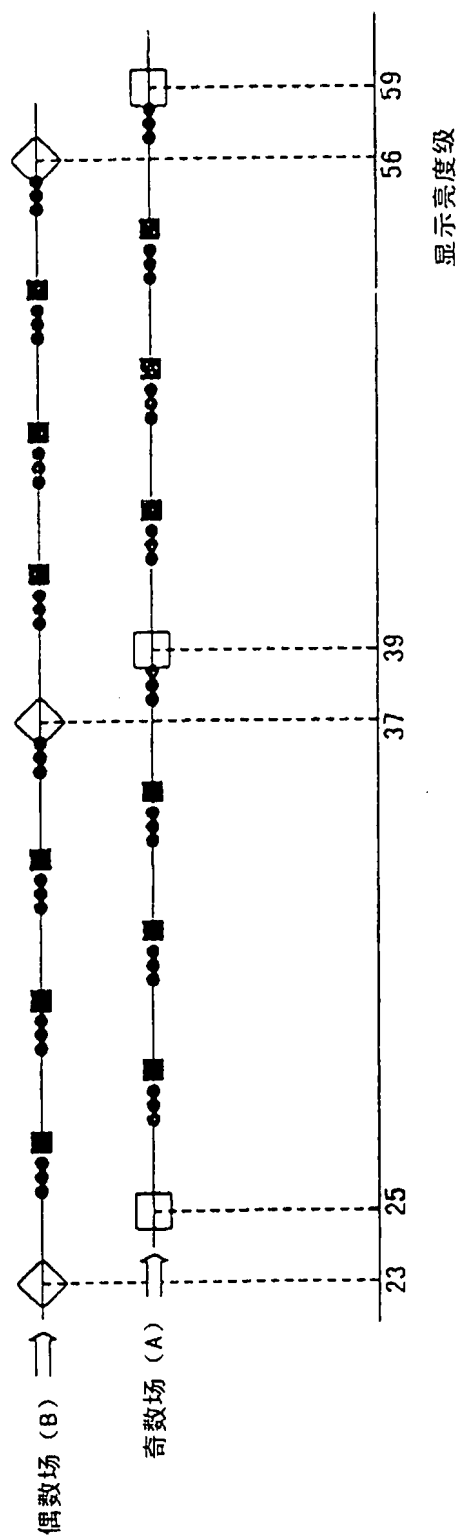


图51

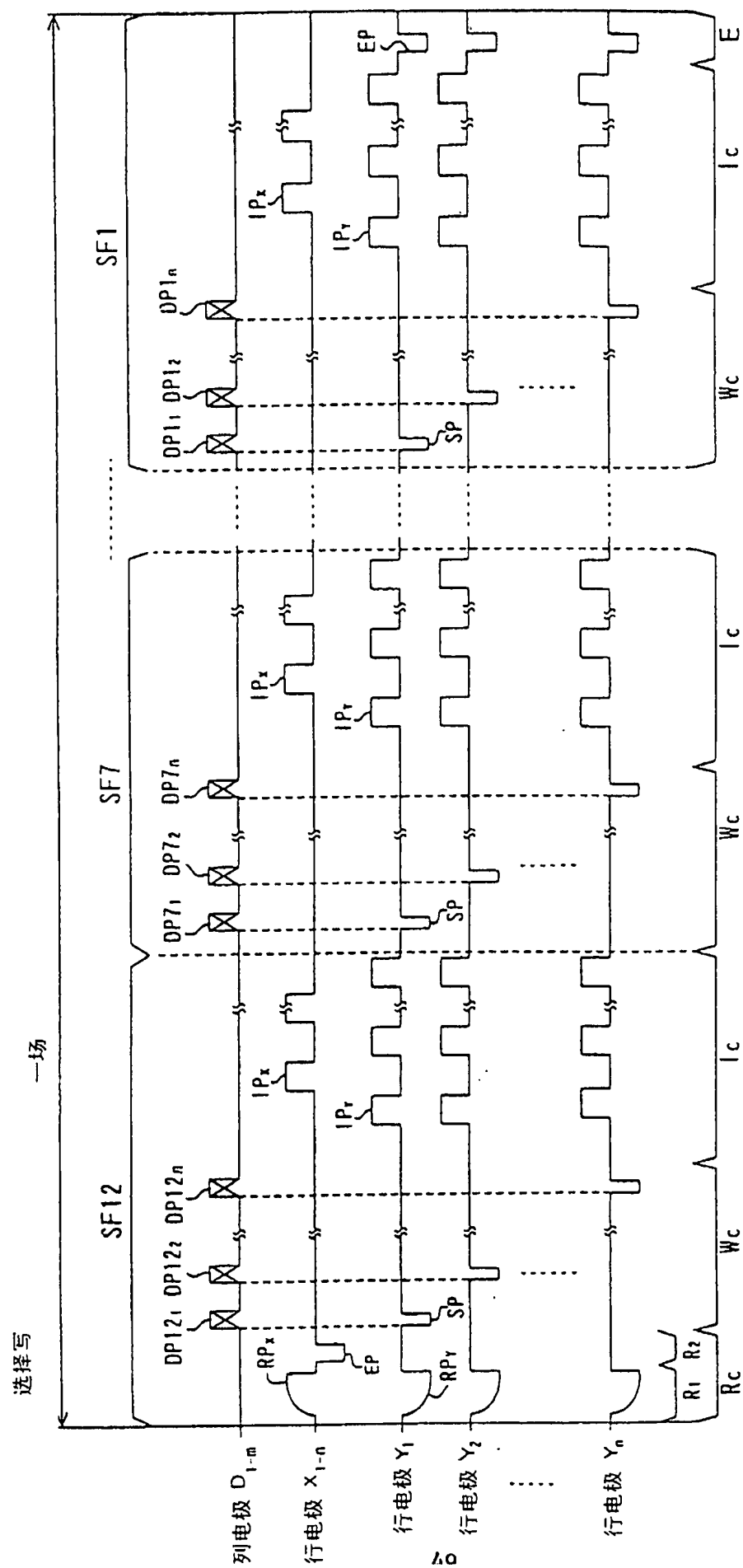


图52

图 53A

奇数场 (A)

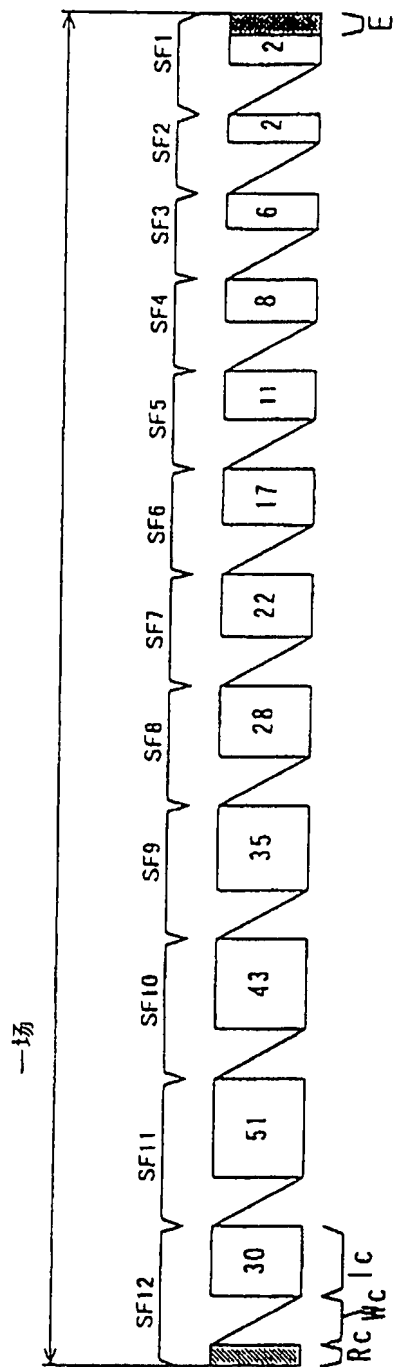


图 53B

偶数场 (B)

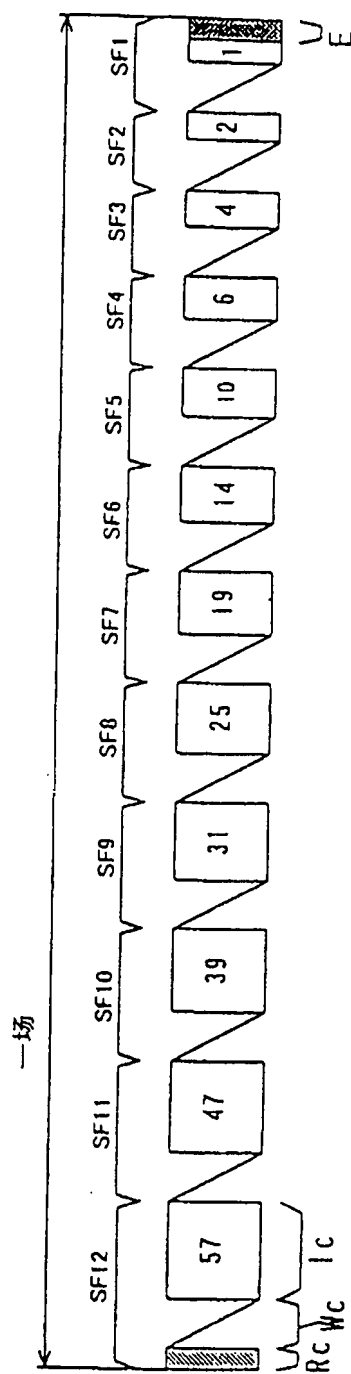


图 54A

奇数场 (A)

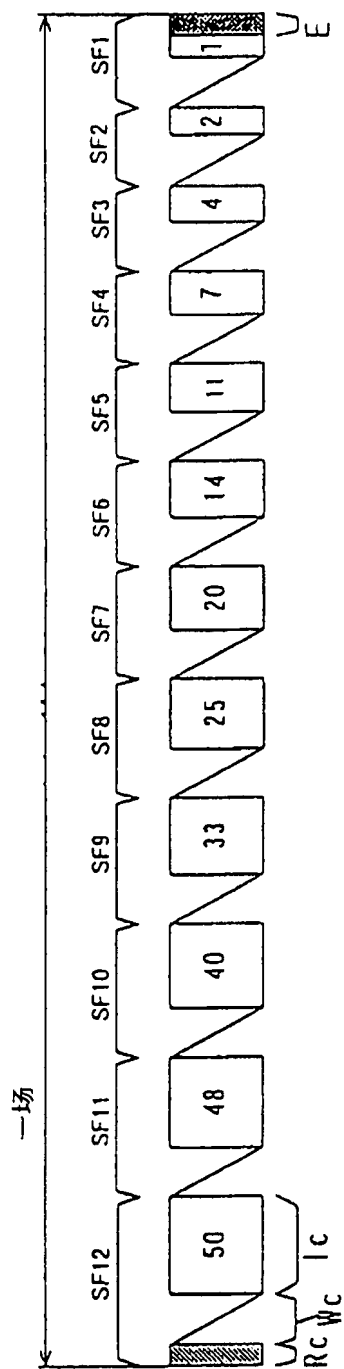
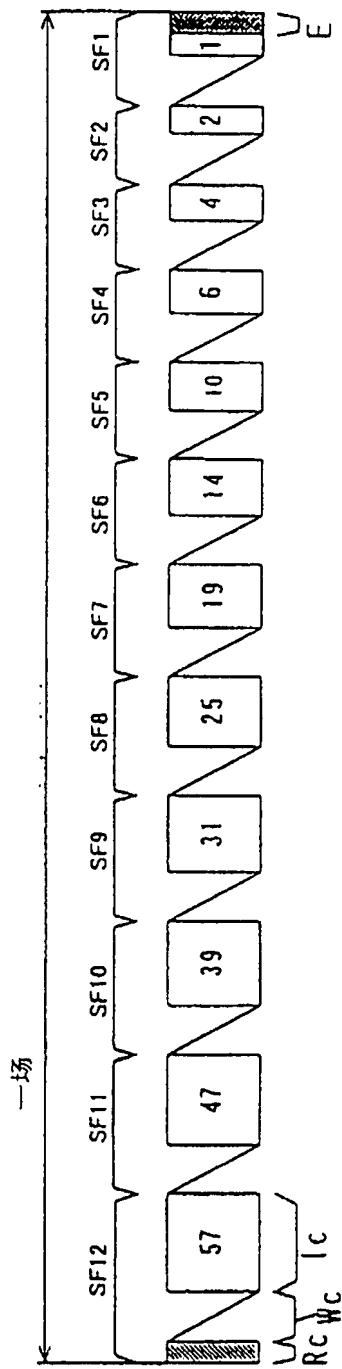


图 54B

偶数场 (B)



选择写

灰度	第二数据转换器34的转换表													发光驱动图形										显示亮度			
	Ds	GD																						TV信号		PC视频信号	
		12	11	10	9	8	7	6	5	4	3	2	1											奇	偶	奇	偶
		SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF											0	0	0	0
1	0000	0	0	0	0	0	0	0	0	0	0	0	0											0	0	0	0
2	0001	0	0	0	0	0	0	0	0	0	0	0	1											2	1	1	1
3	0010	0	0	0	0	0	0	0	0	0	0	1	0											4	3	3	3
4	0011	0	0	0	0	0	0	0	0	0	1	0	0											10	7	7	7
5	0100	0	0	0	0	0	0	0	1	0	0	0	0											18	13	14	13
6	0101	0	0	0	0	0	0	1	0	0	0	0	0											29	23	25	23
7	0110	0	0	0	0	0	1	0	0	0	0	0	0											46	37	39	37
8	0111	0	0	0	0	1	0	0	0	0	0	0	0											68	56	59	56
9	1000	0	0	0	1	0	0	0	0	0	0	0	0											96	81	84	81
10	1001	0	0	0	1	0	0	0	0	0	0	0	0											131	112	117	112
11	1010	0	0	1	0	0	0	0	0	0	0	0	0											174	151	157	151
12	1011	0	1	0	0	0	0	0	0	0	0	0	0											225	198	205	198
13	1100	1	0	0	0	0	0	0	0	0	0	0	0											255	255	255	255

黑圈：选择写放电（发光状态）

白圈：发光SF

图55

选择清除

	第二数据转换器34的转换表												发光驱动图形												显示亮度																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																		
	34																								TV信号		PC视频信号																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																
	GD																								奇	偶	奇	偶																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																															
	Ds												SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF

黑圈：选择清除放电状态

白圈：发光SF

图56

选择写

显示亮度	发光驱动图形													34	第二数据转换器34的转换表																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																							
	TV信号														PC视频信号	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇	偶	奇

黑圈：选择写放电状态

白圈：发光SF

图57